

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-22391

(P2017-22391A)

(43) 公開日 平成29年1月26日(2017.1.26)

(51) Int.Cl.		F I			テーマコード (参考)
H O 1 L 21/60	(2006.01)	H O 1 L 21/60	3 1 1 T		3 C 0 8 1
H O 1 L 21/683	(2006.01)	H O 1 L 21/68	R		5 F 0 4 4
B 8 1 C 3/00	(2006.01)	B 8 1 C 3/00			5 F 1 3 1

審査請求 有 請求項の数 20 O L (全 30 頁)

(21) 出願番号	特願2016-169199 (P2016-169199)	(71) 出願人	503260918
(22) 出願日	平成28年8月31日 (2016. 8. 31)		アップル インコーポレイテッド
(62) 分割の表示	特願2014-542343 (P2014-542343)		アメリカ合衆国 95014 カリフォルニア州 クパチーノ インフィニット ループ 1
原出願日	平成24年11月7日 (2012. 11. 7)	(74) 代理人	100086771
(31) 優先権主張番号	61/561, 706		弁理士 西島 孝喜
(32) 優先日	平成23年11月18日 (2011. 11. 18)	(74) 代理人	100088694
(33) 優先権主張国	米国 (US)		弁理士 弟子丸 健
(31) 優先権主張番号	61/594, 919	(74) 代理人	100094569
(32) 優先日	平成24年2月3日 (2012. 2. 3)		弁理士 田中 伸一郎
(33) 優先権主張国	米国 (US)	(74) 代理人	100067013
(31) 優先権主張番号	61/597, 109		弁理士 大塚 文昭
(32) 優先日	平成24年2月9日 (2012. 2. 9)	(74) 代理人	100121979
(33) 優先権主張国	米国 (US)		弁理士 岩崎 吉信

最終頁に続く

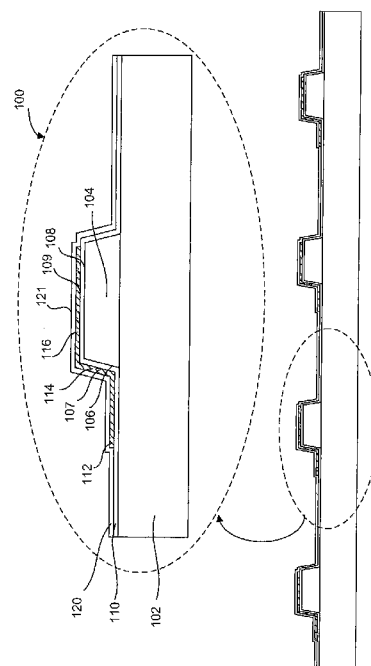
(54) 【発明の名称】 マイクロデバイス転写ヘッド

(57) 【要約】

【課題】マイクロデバイス転写ヘッド及び1つ以上のマイクロデバイスを転写先基板に転写する方法を提供する。

【解決手段】マイクロデバイス転写ヘッド及びヘッドアレイを開示する。一実施形態において、マイクロデバイス転写ヘッドは、ベース基板、側壁を有するメサ形構造体、メサ形構造体を覆って形成された電極、及び電極を覆う誘電体層を含む。マイクロデバイス転写ヘッド及びヘッドアレイに電圧を印加して、キャリア基板からマイクロデバイスをピックアップし、転写先基板上にマイクロデバイスをリリースすることができる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

ベース基板と、
側壁を含むメサ形構造体と、
前記メサ形構造体を覆って形成された電極と、
前記電極を覆う誘電体層と、を備える、マイクロデバイス転写ヘッド。

【請求項 2】

前記側壁が、テーパ形状であり、前記ベース基板から離れて前記メサ形構造体の上面へ突出し、前記電極が、前記上面の上に形成されている、請求項 1 に記載のマイクロデバイス転写ヘッド。

10

【請求項 3】

前記メサ形構造体の前記上面上の前記電極から、前記メサ形構造体の側壁に沿って通る電極リード線を更に備える、請求項 2 に記載のマイクロデバイス転写ヘッド。

【請求項 4】

前記誘電体層は、前記メサ形構造体の前記側壁に沿って前記電極リード線を覆う、請求項 3 に記載のマイクロデバイス転写ヘッド。

【請求項 5】

前記メサ形構造体を通して前記電極を電極リード線に接続するビアを更に備える、請求項 1 に記載のマイクロデバイス転写ヘッド。

【請求項 6】

前記誘電体層を覆って形成され、前記メサ形構造体を囲む、導電性接地平面を更に備える、請求項 1 に記載のマイクロデバイス転写ヘッド。

20

【請求項 7】

前記メサ形構造体が、前記ベース基板と一体的に形成されている、請求項 1 に記載のマイクロデバイス転写ヘッド。

【請求項 8】

前記電極が、プラチナ、チタン、バナジウム、クロム、ジルコニウム、ニオブ、モリブデン、ルテニウム、ロジウム、ハフニウム、タンタル、タングステン、レニウム、オスミウム、イリジウム、及びそれらの合金からなる群から選択される材料を含む、請求項 1 に記載のマイクロデバイス転写ヘッド。

30

【請求項 9】

前記電極は、TiWを含む、請求項 1 に記載のマイクロデバイス転写ヘッド。

【請求項 10】

前記誘電体層は、 Al_2O_3 及び Ta_2O_5 からなる群から選択される誘電材料を含む、請求項 1 に記載のマイクロデバイス転写ヘッド。

【請求項 11】

前記メサ形構造体の前記上面上に形成された 1 対の電極を更に備え、前記誘電体層は前記 1 対の電極を覆う、請求項 2 に記載のマイクロデバイス転写ヘッド。

【請求項 12】

1 対の電極リード線の対を更に備え、各電極リード線が、前記メサ形構造体の前記上面上の対応する電極から、前記メサ形構造体の側壁に沿って伸びる、請求項 11 に記載のマイクロデバイス転写ヘッド。

40

【請求項 13】

前記誘電体層は、前記メサ形構造体の前記側壁に沿って前記 1 対の電極リード線を覆う、請求項 12 に記載のマイクロデバイス転写ヘッド。

【請求項 14】

前記メサ形構造体を通り、前記 1 対の電極のうちの 1 つを電極リード線に接続するビアを更に備える、請求項 11 に記載のマイクロデバイス転写ヘッド。

【請求項 15】

ベース基板と、

50

メサ形構造体のアレイであって、各メサ形構造体が側壁及び前記メサ形構造体を覆って形成された電極を含む、前記メサ形構造体のアレイと、

前記メサ形構造体のアレイ及び各メサ形構造体を覆って形成された各電極を覆う誘電体層と、を備える、マイクロデバイス転写ヘッドアレイ。

【請求項 16】

前記誘電体層を覆い、前記メサ形構造体のそれぞれを囲んで形成されている導電性接地平面を更に含む、請求項 15 に記載のマイクロデバイス転写ヘッドアレイ。

【請求項 17】

各メサ形構造体が、前記ベース基板と一体的に形成されている、請求項 15 に記載のマイクロデバイス転写ヘッドアレイ。

【請求項 18】

各電極が、プラチナ、チタン、バナジウム、クロム、ジルコニウム、ニオブ、モリブデン、ルテニウム、ロジウム、ハフニウム、タンタル、タングステン、レニウム、オスミウム、イリジウム、及びそれらの合金からなる群から選択される材料を含む、請求項 15 に記載のマイクロデバイス転写ヘッドアレイ。

【請求項 19】

各電極は、TiWを含む、請求項 15 に記載のマイクロデバイス転写ヘッド。

【請求項 20】

前記誘電体層は、 Al_2O_3 及び Ta_2O_5 からなる群から選択される誘電材料を含む、請求項 15 に記載のマイクロデバイス転写ヘッド。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、マイクロデバイスに関する。より具体的には、本発明の実施形態は、マイクロデバイス転写 (transfer) ヘッド及び 1 つ以上のマイクロデバイスを転写先基板 (receiving substrate) に転写する (transfer) 方法に関する。

【0002】

(関連出願の相互参照)

本願は、この参照により全開示が本明細書内に組み込まれる、2011 年 11 月 18 日付で出願された米国特許仮出願第 61/561,706 号、2012 年 2 月 3 日付で出願された米国特許仮出願第 61/594,919 号、及び 2012 年 2 月 9 日付で出願された米国特許仮出願第 61/597,109 号の優先権を主張するものである。

【背景技術】

【0003】

集積化及びパッケージングの問題は、無線 (RF) 微小電気機械システム (MEMS) マイクロスイッチ、発光ダイオード (LED) ディスプレイシステム、及び MEMS 発振器又は水晶発振器などのマイクロデバイスの商品化の主な障害の一つである。

【0004】

デバイスを転写する従来の技術には、転写ウェーハから転写先ウェーハへのウェーハ接着による転写が含まれる。このような一実施方法として、デバイスのアレイを転写ウェーハから転写先ウェーハに接着させた後に転写ウェーハを取り除く 1 つの工程を伴う「直接捺染」がある。このような実施の別の方法としては、2 つの接着 / 剥離工程を必要とする「転写捺染」がある。転写捺染では、転写ウェーハがドナーウェーハからデバイスのアレイをピックアップし、次にデバイスのアレイを転写先ウェーハに接着した後に転写ウェーハを取り除くことができる。

【0005】

転写工程においてデバイスを選択的に接着し剥離することのできる、幾つかの捺染工程の変型が開発されている。直接捺染及び転写捺染の従来技術並びにその変型のどちらにおいても、転写先ウェーハにデバイスを接着した後に、転写ウェーハがデバイスから剥離される。更に、デバイスのアレイを有する転写ウェーハ全体が転写工程に関わる。

【発明の概要】

【発明が解決しようとする課題】

【0006】

マイクロデバイス転写ヘッド及び1つ以上のマイクロデバイスを転写先基板に転写する方法を提供する。

【課題を解決するための手段】

【0007】

マイクロデバイス転写 (transfer) ヘッド及びヘッドアレイ、並びに1つ以上のマイクロデバイスを転写先基板 (receiving substrate) に転写する方法を開示する。例えば、転写先基板は、ディスプレイ基板、照明基板、トランジスタ若しくは集積回路 (IC) のような機能デバイスを有する基板、又は金属再配線を有する基板であることができるが、これらに限定されるものではない。

【0008】

一実施形態において、マイクロデバイス転写ヘッドは、ベース基板、側壁を含むメサ形構造体、メサ形構造体を覆って形成された少なくとも1つの電極、及び電極を覆う誘電体層を含む。例えば、マイクロデバイス転写ヘッドは、単極又は双極の電極構造体を組み込むことができる。メサ形構造体は、ベース基板とは別個に、又はこれと一体的に形成することができる。側壁はテーパ形状であり、ベース基板から離れて、メサ形構造体の上面に突出することができ、電極は上面の上に形成される。電極リード線は、ベース基板内の配線と接触し、マイクロデバイス転写ヘッドを静電グリッパアセンブリの作動電子装置に接続するために、電極から延出することができる。電極リード線は、メサ形構造体の上面上の電極から、メサ形構造体の側壁に沿って伸びることができる。あるいは、電極リード線は、メサ形構造体の下を伸び、メサ形構造体の中を電極まで貫通するビアに接続することができる。

【0009】

電極及び電極リード線は、堆積された誘電体層で覆うことができる。誘電体層の好適な材料としては、酸化アルミニウム (Al_2O_3) 及び酸化タantal (Ta_2O_5) が挙げられるが、これらに限定されるものではない。誘電体層が堆積されるので、電極及び電極リード線は、プラチナ及び耐熱金属又はチタタングステン (TiW) などの耐熱金属合金のような高融点金属をはじめとする、高い堆積温度に耐え得る材料で形成することができる。

【0010】

一実施形態において、マイクロデバイスを転写する方法は、転写ヘッドをキャリア基板に接続されたマイクロデバイスの上に配置する工程を含む。マイクロデバイスが転写ヘッドと接触し、転写ヘッド内の電極に電圧が印加されてマイクロデバイスに対してグリッパ圧力が生じる。転写ヘッドがマイクロデバイスをピックアップし、次にマイクロデバイスを転写先基板上にリリースする。電圧は、マイクロデバイスが転写ヘッドと接触する前、接触する過程、又は接触した後に、電極に印加することができる。電圧は、定電流電圧又は交流電圧であってよい。一実施形態では、交流電圧が双極電極構造体に印加される。一実施形態では、マイクロデバイスをピックアップする前に、又はその過程で、マイクロデバイスをキャリア基板に接続する接着層内で相転移を生じさせる作業が追加的に実行される。

【0011】

一実施形態において、接着層は、マイクロデバイスをピックアップする前に、又はその過程で加熱され、接着層内で固体から液体への相転移が生じる。作業条件次第では、マイクロデバイスと共に接着層のかなりの部分をピックアップし、転写することができる。ピックアップ時、転写時、転写先基板との接触時、並びにマイクロデバイス及び接着層の部分の転写先基板上でのリリース時に、接着層の部分の相を制御するための様々な作業を行うことができる。例えば、マイクロデバイスと共にピックアップされた接着層の部分は、転写先基板との接触時及び転写先基板上へのリリース作業時には液体状態に維持すること

ができる。別の実施形態において、接着層の部分は、ピックアップされた後に固相にまで冷却させることができる。例えば、接着層の部分は、転写先基板と接触する前に、又は接触する過程で、固相であることができ、リリース作業の過程で再び液体状態に融解することができる。本発明の実施形態によれば、様々な温度サイクル及び物質相サイクルを実行することができる。

【 0 0 1 2 】

一実施形態において、マイクロデバイスのアレイを転写する方法は、転写ヘッドのアレイをマイクロデバイスのアレイの上方に配置する工程を含む。マイクロデバイスのアレイが転写ヘッドのアレイと接触し、転写ヘッドのアレイの一部に電圧が選択的に印加される。電圧を選択的に印加する工程は、アレイ内の転写ヘッドの全てに、又はアレイ内の全てよりも少ない数の転写ヘッドに対応する部分に電圧を印加する工程を含むことができる。次に、マイクロデバイスのアレイの対応する部分が転写ヘッドのアレイの部分によってピックアップされ、マイクロデバイスのアレイの部分が少なくとも1つの転写先基板上に選択的にリリースされる。一実施形態において、転写ヘッド又はマイクロデバイスの何れかの接触面上に存在する可能性のある一切の微粒子を除去するために、接触しようとする過程においてマイクロデバイスのアレイの上で転写ヘッドのアレイを擦ることができる。一実施形態において、マイクロデバイスのアレイをピックアップする前に、マイクロデバイスのアレイをキャリア基板に接続する接着層の横方向の別個の場所のアレイ内で相転移が生じる。

【 0 0 1 3 】

一実施形態において、マイクロデバイス転写ヘッドアレイを製造する方法は、各メサ形構造体が側壁を含むメサ形構造体のアレイをベース基板上に形成する工程を含む。各メサ形構造体を覆って別個の電極が形成され、メサ形構造体のアレイ及び各電極を覆って誘電体層が堆積される。一実施形態において、誘電体層は、原子層成長法（ALD）によって堆積され、ピンホールを含まないようにすることができる。誘電体層は、1つの誘電体層又は複数の誘電体層を含むことができる。対応する各々のメサ形構造体を覆う別個の電極を形成する前に、必要に応じて、ベース基板及びメサ形構造体のアレイを覆う共形不活性化層を成長させ又は堆積させてもよい。一実施形態において、誘電体層を覆って形成され、メサ形構造体の各々を囲む、導電性接地平面が形成される。

【図面の簡単な説明】

【 0 0 1 4 】

【図1】本発明の一実施形態に係る単極マイクロデバイス転写ヘッドの側面断面図である。

【図2】本発明の一実施形態に係る単極マイクロデバイス転写ヘッドの等角図である。

【図3】本発明の一実施形態に係る双極マイクロデバイス転写ヘッドの側面断面図である。

【図4】本発明の一実施形態に係る双極マイクロデバイス転写ヘッドの等角図である。

【図5】本発明の一実施形態に係る双極マイクロデバイス転写ヘッドの平面図である。

【図6】本発明の一実施形態に係る双極マイクロデバイス転写ヘッドの平面図である。

【図7】本発明の一実施形態に係る、導電性ビアを含む双極マイクロデバイス転写ヘッドの等角図である。

【図8】本発明の一実施形態に係る双極マイクロデバイス転写ヘッドアレイの等角図である。

【図9】本発明の一実施形態に係る、導電性接地平面を含む双極マイクロデバイス転写ヘッドアレイの等角図である。

【図10】本発明の一実施形態に係る、導電性接地平面を含む双極マイクロデバイス転写ヘッドアレイの側面断面図である。

【図11】キャリア基板からマイクロデバイスをピックアップし、転写先基板に転写する、本発明の一実施形態に係る方法を例示するフローチャートである。

【図12】本発明の一実施形態に係る、双極電極の間に印加された交流電圧の模式図であ

10

20

30

40

50

る。

【図 1 3】本発明の一実施形態に係る、双極電極の間に印加されている定電圧の模式図である。

【図 1 4】本発明の一実施形態に係る単極電極に印加された定電圧の模式図である。

【図 1 5】キャリア基板からマイクロデバイスをピックアップし、転写先基板に転写する、本発明の一実施形態に係る方法を例示するフローチャートである。

【図 1 6】キャリア基板からマイクロデバイスのアレイをピックアップし、少なくとも 1 つの転写先基板に転写する、本発明の一実施形態に係る方法を例示するフローチャートである。

【図 1 7】マイクロ LED デバイスのアレイと接触している、本発明の一実施形態に係るマイクロデバイス転写ヘッドのアレイの側面断面図である。

10

【図 1 8】マイクロ LED デバイスのアレイと接触している、本発明の一実施形態に係るマイクロデバイス転写ヘッドのアレイの側面断面図である。

【図 1 9】マイクロ LED デバイスのアレイをピックアップしている、本発明の一実施形態に係るマイクロデバイス転写ヘッドのアレイの側面断面図である。

【図 2 0】マイクロ LED デバイスのアレイの一部をピックアップしている、本発明の一実施形態に係るマイクロデバイス転写ヘッドのアレイの側面断面図である。

【図 2 1】マイクロ LED デバイスのアレイを転写先基板の上方に配置している、本発明の一実施形態に係るマイクロデバイス転写ヘッドのアレイの側面断面図である。

【図 2 2】転写先基板上に選択的にリリースされた、本発明の一実施形態に係るマイクロデバイスの側面断面図である。

20

【図 2 3】本発明の一実施形態に係る、様々な寸法のマイクロデバイスをピックアップするために表面張力を克服するのに必要な圧力を示したグラフの図である。

【図 2 4】本発明の一実施形態に係るピックアップ作業中に生じる、表面張力とギャップ距離の増加との関係のグラフの図である。

【図 2 5】本発明の一実施形態に係る、様々な引き上げ速度のピックアップ作業中に生じる粘性圧力 (viscous force pressure) とギャップ距離の増加との関係のグラフの図である。

【図 2 6】本発明の一実施形態に係る、転写ヘッドがマイクロデバイスから撤収されるときに転写ヘッドによってマイクロデバイスに加えられるグリップ圧力を示す、モデル解析によって得られたグラフの図である。

30

【図 2 7】マイクロ p - n ダイオードの上面よりも狭い幅を有する接触開口部を含む、本発明の一実施形態に係る、様々なマイクロ LED 構造体の側面断面図である。

【図 2 8】マイクロ p - n ダイオードの上面よりも広い幅を有する接触開口部を含む、本発明の一実施形態に係る、様々なマイクロ LED 構造体の側面断面図である。

【図 2 9】マイクロ p - n ダイオードの上面と同じ幅を有する接触開口部を含む、本発明の一実施形態に係る、様々なマイクロ LED 構造体の側面断面図である。

【発明を実施するための形態】

【0015】

本発明の実施形態は、マイクロデバイス転写 (transfer) ヘッド及びヘッドアレイ、並びにマイクロデバイス及びマイクロデバイスのアレイを転写先基板 (receiving substrate) に転写 (transfer) する方法について説明する。

40

例えば、転写先基板は、ディスプレイ基板、照明基板、トランジスタ若しくは集積回路 (IC) のような機能デバイスを有する基板、又は金属再配線を有する基板であることができるが、これらに限定されるものではない。実施形態によっては、本明細書内で説明するマイクロデバイス及びマイクロデバイスのアレイは、図 2 7 ~ 図 2 9 に図示したマイクロ LED デバイス構造体、並びに関連する米国特許仮出願第 61 / 561, 706 号及び米国特許仮出願第 61 / 594, 919 号に記載されているものの何れかであることができる。本発明の実施形態の幾つかは特にマイクロ LED について説明しているが、本発明の実施形態はこれに限定されるものではなく、特定の実施形態はダイオード、トランジスタ

50

、ＩＣ、及びＭＥＭＳのような他のマイクロデバイスにも適用できることが理解されるべきである。

【００１６】

種々の実施形態において、図を参照して説明がなされている。しかしながら、特定の実施形態は、これらの具体的な詳細のうちの１つ以上を伴わずに、又はその他の既知の方法及び構成との組み合わせで実施することができる。以下の説明において、本発明の完全な理解を提供するために、具体的な構成、寸法、及び工程などの数多くの具体的な詳細が明らかにされている。他の例では、本発明を不必要にあいまいにしないために、半導体の周知の工程及び製造技術について特に詳細な説明を行っていない。本明細書全体を通して「一実施形態（one embodiment）」、「一実施形態（an embodiment）」などへの言及は、その実施形態に関連して説明される特定の機構、構造、構成、若しくは特性が、本発明の少なくとも１つの実施形態に含まれることを意味する。したがって、本明細書全体を通じて各所にある「一実施形態において」、「一実施形態」などの記述は、必ずしも本発明の同一の実施形態を指すものではない。更に、特定の機構、構造、構成、又は特性は、１つ以上の実施形態の中で任意の好適な方法で組み合わせることができる。

10

20

【００１７】

本明細書内で使用される「を覆う」、「に対して」、「との間」、及び「の上」という言葉は、他の層に対する１つの層の相対的な位置の言及である場合がある。別の層「を覆って」若しくは「の上に」、又は「に対して」接着された１つの層は、他方の層と直接接触している場合もあれば、１つ以上の介在層を有する場合もある。層と層「との間」の１つの層は、両方の層と直接接触している場合もあれば、１つ以上の介在層を有する場合もある。

【００１８】

本明細書内で使用される「マイクロ」デバイス又は「マイクロ」ＬＥＤ構造体という言葉は、本発明の実施形態に係る特定のデバイス又は構造体の記述的大きさを指す場合がある。本明細書内で使用されるとき、「マイクロ」デバイス又は構造体という言葉は、１～１００μｍの尺度を指すことが意図されている。しかしながら、本発明の実施形態は必ずしもこれに限定されず、これら実施形態の特定の態様はより大きな尺度又は場合によってはより小さな尺度に適用できる場合があることが理解されるべきである。

30

【００１９】

一態様において、本発明の実施形態は、転写ヘッドのアレイを用いて既製のマイクロデバイスのアレイを大量転写する方法について説明する。例えば、既製のマイクロデバイスは、発光用ＬＥＤ、論理及びメモリ用シリコンＩＣ、及び無線（ＲＦ）通信用のガリウムヒ素（ＧａＡｓ）回路などであり、かつこれらに限定されない特定の機能性を有することができる。実施形態によっては、ピックアップされる状態にあるマイクロＬＥＤデバイスのアレイは、１０μｍ×１０μｍのピッチ又は５μｍ×５μｍのピッチを有するとして記述されている。これらの密度では、例えば６インチ基板であれば、約１億６千５百万個の１０μｍ×１０μｍのピッチのマイクロＬＥＤデバイス、又は約６億６千万個の５μｍ×５μｍのピッチのマイクロＬＥＤデバイスを収容することができる。マイクロＬＥＤデバイスのアレイをピックアップして転写先基板に転写するために、対応するマイクロＬＥＤデバイスのアレイのピッチに合致する転写ヘッドのアレイを含む転写工具を使用することができる。この方法では、マイクロディスプレイから大面積ディスプレイまでの任意の大きさの基板を含む異種機能集積システム（heterogeneously integrated system）内に、高速の転写速度で、マイクロＬＥＤデバイスを集積し、組み立てることが可能である。例えば、１ｃｍ×１ｃｍのマイクロデバイス転写ヘッドのアレイであれば、１００，０００個よりも多くのマイクロデバイスをピックアップして転写することができ、マイクロデバイス転写ヘッドのより大きなアレイであれば更に多くのマイクロデバイスを転写することが可能である。転写ヘッドのアレイ内の各転写ヘッドはまた、個別に制御可能とすることができ、これによりマイクロデバイスの選択的なピックアップ及びリリースが可能となる。

40

50

【0020】

一態様において、本発明の実施形態は、特定の理論に限定されることなく、相反する電荷の引力を利用してマイクロデバイスをピックアップする静電グリッパの原理に従って動作するマイクロデバイス転写ヘッド及びヘッドアレイを説明する。本発明の実施形態によれば、マイクロデバイスに対するグリッパ力を発生させてマイクロデバイスをピックアップするために、マイクロデバイス転写ヘッドにはプルイン電圧が印加される。グリッパ力は、帯電しているプレートの面積に比例するので、圧力として計算される。理想的な静電理論に従えば、単極電極と導電性基板との間の非導電性の誘電体層は、下記式(1)においてパスカル(Pa)の単位で表されるグリッパ圧力を生じさせる。

$$P = [\epsilon_0 / 2] [V \epsilon_r / d]^2 \text{ --- (1)}$$

但し、 $\epsilon_0 = 8.85 \times 10^{-12}$ 、Vはボルト(V)の単位で表される電極 - 基板間電圧、 ϵ_r は誘電率、及びdはメートル(m)の単位で表される誘電体の厚さである。2本のグリッパ電極を使用する双極グリッパでは、上記式の電圧(V)は電極AとBとの間の電圧の半分、即ち $[V_A - V_B] / 2$ である。基板の電位は、平均電位、即ち $[V_A + V_B] / 2$ に中心がある。この平均値は、通常、 $V_A = [-V_B]$ となり、ゼロである。

【0021】

別の態様において、本発明の実施形態は、特定の加工及び取扱い作業中にマイクロデバイスをキャリア基板上に維持することができ、またピックアップ作業時には、相転移を経てマイクロデバイスを保持できる一方で容易にリリースすることもできる媒質を提供する接着層を説明する。例えば、接着層は、ピックアップ作業前又は作業中に接着層が固体状態から液体状態へと相転移を経るように、再溶融可能又は再流動化可能とすることができる。液体状態では、接着層は、キャリア基板上にマイクロデバイスを保持できると共に、マイクロデバイスを容易にリリースできる媒質も提供する。特定の理論に限定されることなく、キャリア基板からマイクロデバイスをピックアップするために必要なグリッパ圧力を決定する上で、グリッパ圧力は、マイクロデバイスをキャリア基板に保持する力を超えるべきであり、この力には、表面張力、毛管力、粘性効果、弾性回復力、ファンデルワールス力、スティクション、及び重力が挙げることができるが、これらに限定されない。

【0022】

本発明の実施形態によれば、マイクロデバイスの寸法が特定の範囲よりも小さくなると、マイクロデバイスをキャリア基板に保持する液体接着層の表面張力がマイクロデバイスを保持しているその他の力よりも優勢となる場合がある。図23は、モデル解析によって得られた一実施形態のグラフの図であり、156.7の融解温度で560mN/mの表面張力を有する液体インジウム(In)接着層を前提として、様々な寸法のマイクロデバイスをピックアップするために表面張力の力を克服するのに必要とされる圧力を示している。例えば、図23を参照すると、10 μ m $\times$ 10 μ m幅の例示的なマイクロデバイスは、156.7の融解温度で560mN/mの液体表面張力を有するインジウム接着層によって、約2.2気圧(atm)の表面張力圧でキャリア基板上に保持される。これは、重力による圧力(幅10 μ m $\times$ 10 μ m、高さ3 μ mの例示的な窒化ガリウム(GaN)の一片には約1.8 $\times$ 10⁻⁶atmが掛かる)よりも著しく大きい。

【0023】

表面張力圧及び粘性効果も、ピックアップ作業時には動的である場合がある。図24は、モデル解析によって得られた一実施形態のグラフの図であり、溶融インジウム(In)接着層によってキャリア基板上に保持された、10 μ m $\times$ 10 μ m幅の例示的なマイクロデバイスをピックアップする作業中に生じる、表面張力とギャップ距離の増加との関係を示している。図24内で参照されるギャップ距離は、マイクロデバイスの底部とキャリア基板との間の距離であり、In接着層の溶融していないときの厚さに対応する2 μ mから始まっている。図24に図示するように、2.2atmの表面張力圧は、ピックアップ作業の開始時のグリッパ圧力によって初期の段階で克服される。次にマイクロデバイスがキャリア基板から持ち上げられると表面張力は急激に低下し、マイクロデバイスがキャリア基板から更に離れて持ち上げられるに従って圧力は横ばいとなる。

【 0 0 2 4 】

図 2 5 は、モデル解析によって得られた一実施形態のグラフの図であり、溶融インジウム (I n) 接着層によってキャリア基板上に保持された、 $10\mu\text{m} \times 10\mu\text{m}$ の例示的なマイクロデバイスの様々な引き上げ速度でのピックアップ作業中に生じる、粘性圧力 (a t m) とギャップの距離 (μm) の増加との関係を示している。図 2 5 内で参照されるギャップ距離は、マイクロデバイスの底部とキャリア基板との間の距離であり、I n 接着層の溶融していないときの厚さに対応する $2\mu\text{m}$ から始まっている。図示のとおり、粘性圧力は、 0.1mm/s のような、よりゆっくりとした持ち上げ速度のときよりも $1,000\text{mm/s}$ のような、より速い持ち上げ速度のときによりはっきりと表れる。とはいえ、図 2 5 に図示した例示的な持ち上げ速度を用いた粘性効果から発生する圧力は、図 2 4 で発生し図示されている表面張力圧よりも著しく小さい。このことは、表面張力圧が、ピックアップ作業時のグリップ圧力が克服しなければならない優勢な圧力であることを示唆している。

10

【 0 0 2 5 】

マイクロデバイス転写ヘッドの誘電体層とマイクロデバイスの導電性の上面との間に大きさ (g) のエアギャップ (g) が存在する場合、式 (2) のグリップ圧力は以下のとおりとなる。

$$P = [\varepsilon_0 / 2] [V \varepsilon_r / (d + \varepsilon_r g)]^2 - - - - - (2)$$

【 0 0 2 6 】

微粒子の混入、反り、及び転写ヘッド若しくはマイクロデバイスの何れかの表面の位置ずれ、又は転写ヘッド若しくはマイクロデバイスの上の追加の層の存在 (例えばマイクロデバイスの導電性の上面の周りの共形誘電体バリア層のリップ) を含みかつこれらに限定されない様々な原因により、エアギャップは存在し得ると考えられる。一実施形態において、共形誘電体バリア層のリップは、接触開口部が形成されたところにエアギャップを生じさせ、転写ヘッドの誘電体層の、リップが存在するところの有効厚さを増加させる。

20

【 0 0 2 7 】

上記式 (1) 及び (2) から分かるように、マイクロデバイス転写ヘッドとピックアップされるべきマイクロデバイスとの間にエアギャップが存在しない場合は、より低い電圧を利用することができる。しかし、エアギャップが存在する場合は、空気の静電容量が誘電体層の静電容量と競合する可能性のある直列静電容量が存在する。ピックアップされるべきマイクロデバイスのアレイに対応して、これらの上方にあるマイクロデバイス転写ヘッドのアレイのうちの任意のもの同士の間の空気の静電容量の可能性を補正するために、より高い動作電圧、誘電性材料のより高い誘電率、又はより薄い誘電性材料を使用して電界を最大化することができる。しかし、潜在的な誘電破壊及びアーク発生の故に、より高い電界の使用には限界がある。

30

【 0 0 2 8 】

図 2 6 は、モデル解析によって得られた一実施形態のグラフの図であり、転写ヘッドがマイクロデバイスの導電性の上面から撤収されるときに、エアギャップの大きさの増加に対応して転写ヘッドによってマイクロデバイスに加えられるグリップ圧力を示している。異なる線は、電界が一定に保たれた状態における、転写ヘッド上の Ta_2O_5 誘電体層の $0.5\mu\text{m} \sim 2.0\mu\text{m}$ の異なる厚さに対応している。図示のように、これらの条件下では、約 1nm ($0.001\mu\text{m}$) 未満の大きさのエアギャップでは、グリップ圧力には有意な影響は見られず、条件によっては更に 10nm ($0.01\mu\text{m}$) の大きさであっても有意な影響は見られない。しかし、条件を変更することにより、許容できるエアギャップを増加させたり減少させたりすることができることが理解されるべきである。このように、本発明の幾つかの実施形態によれば、ピックアップ作業時にエアギャップの一定の大きさの許容誤差は発生し得、マイクロデバイス転写ヘッドとマイクロデバイスの導電性の上面との実際の接触は必ずしも必要ではない。

40

【 0 0 2 9 】

ここで、キャリア基板からマイクロデバイスをピックアップするために必要なグリップ

50

圧力がキャリア基板上にマイクロデバイスを保持している圧力の合計（並びにエアギャップに起因する一切の圧力低下）を超えるべきであると仮定すると、グリップ圧力の方程式を解くことによって、動作電圧、誘電率、及びマイクロデバイス転写ヘッド内の誘電性材料の誘電体の厚さの相互関係を導き出すことが可能である。明瞭性を目的として、エアギャップの距離がゼロであると仮定すると、これは、単極電極については以下のとおりとなる。

$$sqr t (P \times 2 / \epsilon_0) = V \epsilon_r / d - - - - (3)$$

【 0 0 3 0 】

本発明の実施形態に係るグリップ圧力、電圧、誘電率、及び誘電体の厚さの相互依存性を例示するために、25 V ~ 300 V の範囲の動作電圧における Al_2O_3 誘電材料及び Ta_2O_5 誘電材料に関する 2 atm (202650 Pa) 及び 20 atm (2026500 Pa) の望ましいグリップ圧力を得るための誘電体の厚さの値の計算値の例示的な範囲を、表 1 に提示する。提示した誘電率はおおよその値であり、形成方法次第で値は異なる場合があることが理解される。

【表 1】

誘電材料	電圧 (V)	誘電率、 ϵ_r (Hz ~ MHz の範囲)	誘電体の厚さ、d (マイクロメートル)
グリップ圧力 = 2 atm			
Al_2O_3	25	9.8	1.1
Al_2O_3	100	9.8	4.6
Al_2O_3	300	9.8	13.7
Ta_2O_5	25	25	2.9
Ta_2O_5	100	25	11.7
Ta_2O_5	300	25	35.0
グリップ圧力 = 20 atm			
Al_2O_3	25	9.8	0.4
Al_2O_3	100	9.8	1.4
Al_2O_3	300	9.8	4.3
Ta_2O_5	25	25	0.9
Ta_2O_5	100	25	3.7
Ta_2O_5	300	25	11.1

【 0 0 3 1 】

グリップ圧力は誘電体の厚さの逆二乗に比例するので、表 1 の誘電体の厚さの計算値は、所定の動作電圧において必要なグリップ圧力を実現するために形成できる最大厚さを表している。表 1 に提示された値よりも薄い厚さは所定の動作電圧においてより高いグリップ圧力を生じさせることができるが、より薄い厚さは誘電体層全体に印加される電界を増加させ、これにより、誘電材料には、短絡を生じさせずに印加電界に十分に耐え得る絶縁耐力を有することが要求される。表 1 に提示したグリップ圧力、電圧、誘電率、及び誘電体の厚さの値は、本質的に例示であり、本発明の実施形態に係るマイクロデバイス転写ヘッドの動作範囲の根拠を提供するために提示されていることが理解されるべきである。表 1 に提示したグリップ圧力、電圧、誘電率、及び誘電体の厚さの値の関係は、理想的な静電理論に従って例示されており、本発明の実施形態はこれらに限定されるものではない。

【 0 0 3 2 】

図 1 を参照すると、本発明の一実施形態に係る単極マイクロデバイス転写ヘッド及びヘッドアレイの側面図が提示されている。図示のとおり、各単極デバイス転写ヘッド 100 は、ベース基板 102、上面 108 及び側壁 106 を含むメサ形構造体 104、メサ形構

造体 104 を覆って形成され、上面 109 及び側壁 107 を含む、任意の不活性化層 110、メサ形構造体 104（及び任意の不活性化層 110）を覆って形成された電極 116、並びに電極 116 を覆う上面 121 を有する誘電体層 120 を含むことができる。ベース基板 102 は、シリコン、セラミックス、及びポリマーのように、構造的な支持を提供することのできる様々な材料から形成することができる。一実施形態において、ベース基板は、 $10^3 \sim 10^{18} \Omega \cdot \text{cm}$ の導電性を有する。ベース基板 102 は、更に、マイクロデバイス転写ヘッド 100 を静電グリッパアセンブリの作動電子装置に接続する配線（図示せず）を含むことができる。

【0033】

メサ形構造体 104 は好適な加工技術を用いて形成することができ、ベース基板 102 と同じ材料又は異なる材料から形成することができる。一実施形態において、メサ形構造体 104 は、例えばリソグラフィによるパターン形成及びエッチング技術、又は鋳造技術を用いることによってベース基板 102 と一体的に形成される。一実施形態において、メサ形構造体 104 のテーパ形状の側壁 106 を形成するために、異方性エッチング技術を利用することができる。別の実施形態において、メサ形構造体 104 は、ベース基板 102 の上面に堆積又は成長させ、パターン形成することができる。一実施形態において、メサ形構造体 104 は、シリコンなどの半導体基板を覆って形成され、パターン形成された、二酸化ケイ素などの酸化膜である。

【0034】

一態様において、メサ形構造体 104 は、ピックアップ作業時に特定のマイクロデバイスをピックアップするための局所的な接触点を提供するように、ベース基板から離れて突出する輪郭を形成する。一実施形態において、メサ形構造体 104 は、約 $1 \mu\text{m} \sim 5 \mu\text{m}$ 、より具体的には約 $2 \mu\text{m}$ の高さを有する。メサ形構造体 104 の具体的な寸法は、ピックアップされるべきマイクロデバイスの具体的な寸法並びにメサ形構造体を覆って形成される全ての層の厚さに依存してもよい。一実施形態において、ベース基板 102 上のメサ形構造体 104 のアレイの高さ、幅、及び平面性は、ピックアップ作業時に各マイクロデバイス転写ヘッド 100 が対応する各マイクロデバイスと接触することができるように、ベース基板全体に亘って均一である。一実施形態において、各マイクロデバイス転写ヘッドの上面 121 の幅は、ピックアップ作業時に、転写ヘッドが、対応する目的のマイクロデバイスに隣接するマイクロデバイスと誤って接触することのないように、対応するマイクロデバイスアレイ内の各マイクロデバイスの上面の幅よりも僅かに広く、ほぼ同じ幅で、又は僅かに狭い。下記に更に詳細に説明するように、追加の層 110、112、120 はメサ形構造体 104 を覆って形成できるので、メサ形構造体の幅は、各マイクロデバイス転写ヘッドの上面 121 の幅が、対応するマイクロデバイスアレイ内の各マイクロデバイスの上面の幅よりも僅かに広く、ほぼ同じに、又は狭くなるように、これを覆う層の厚さの主要因となる場合がある。

【0035】

引き続き図 1 を参照して、メサ形構造体 104 は、平面であってもよい上面 108 と、側壁 106 とを有する。一実施形態において、側壁 106 は、例えば、最大 10 度までのテーパ形状であってもよい。下記に更に説明するように、側壁 106 をテーパ形状にすると、電極 116 及び電極リード線 114 を形成する上で有益であり得る。次に、必要に応じて、ベース基板 102 及びメサ形構造体 104 のアレイを覆って不活性化層 110 を堆積又は成長させることができる。不活性化層 110 は、化学気相成長法（CVD）、スパッタリング、又は原子層成長法（ALD）のような様々な好適な技術によって堆積することができる。一実施形態において、不活性化層 110 は、酸化シリコン（ SiO_2 ）、酸化アルミニウム（ Al_2O_3 ）、又は酸化タンタル（ Ta_2O_5 ）などの、しかしこれらに限定されない $0.5 \mu\text{m} \sim 2.0 \mu\text{m}$ 厚の酸化物であってもよい。

【0036】

次に、メサ形構造体 104 のアレイ及び任意の不活性化層 110 を覆って導電層 112 を堆積し、パターン形成して電極 116 及び電極リード線 114 を形成することができる

。例えば、基板を覆ってレジスト層を堆積させてパターン形成した後、金属層を堆積し、レジスト及び金属層のうちのレジスト上の部分を剥離することで所望のパターンを残す、リフトオフ技術を利用して電極 116 及び電極リード線 114 を形成することができる。あるいは、金属層を堆積させた後にパターン形成及びエッチングを実施して所望のパターンを実現することもできる。電極リード線 114 は、電極 116 からメサ形構造体 104 の上面 108 (及び任意の不活性化層 110 の上面 109) を覆って、メサ形構造体 104 の側壁 106 に沿って (かつ任意の不活性化層 110 の側壁 107 に沿って) 伸びることができる。電極 116 及び電極リード線 114 を形成するために使用される導電層 112 は、単一の層であってもよく、又は複数の層であってもよい。金属、金属合金、耐熱金属、及び耐熱金属合金などの様々な導電性材料を用いて導電層 112 を形成することができる。一実施形態において、導電層 112 は、最大 5 , 000 オングストローム (0 . 5 μm) の厚さを有する。一実施形態において、導電層 112 は、プラチナ又は耐熱金属若しくは耐熱金属合金のような高融点金属を含む。例えば、導電層は、プラチナ、チタン、バナジウム、クロム、ジルコニウム、ニオブ、モリブデン、ルテニウム、ロジウム、ハフニウム、タンタル、タングステン、レニウム、オスミウム、イリジウム、及びこれらの合金を含むことができる。一般に、耐熱金属及び耐熱金属合金はその他の金属よりも高い耐熱性及び耐摩耗性を呈する。一実施形態において、導電層 112 は、約 500 オングストローム (0 . 05 μm) 厚のチタンタングステン (TiW) 耐熱金属合金である。

10

【 0037 】

次に、誘電体層 120 が、電極 116 及びベース基板 102 上のその他の露出層を覆って堆積される。一実施形態において、誘電体層 120 は、マイクロデバイス転写ヘッド 100 に要求されるグリップ圧力を実現する好適な厚さ及び誘電率、並びに動作電圧で破壊されない十分な絶縁耐力を有する。誘電体層は、単一の層であってもよく、又は複数の層であってもよい。一実施形態において、誘電体層は 0 . 5 μm ~ 2 . 0 μm の厚さであるが、転写ヘッド 100 及びその下に位置するメサ形構造体 104 の特定の形状次第で厚さが増減してもよい。好適な誘電材料としては、酸化アルミニウム (Al_2O_3) 及び酸化タンタル (Ta_2O_5) を挙げることができるが、これらに限定されるものではない。上記の表 1 の参照に戻ると、22 V / μm ~ 71 V / μm の電界 (電圧を誘電体の厚さで除することによって決定される) が印加された Al_2O_3 誘電体層、及び 9 V / μm ~ 28 V / μm の電界が印加された Ta_2O_5 誘電体層の実施形態が提示されていた。本発明の実施形態によれば、誘電体層 120 は、動作中の転写ヘッドの短絡を回避するように、印加電界よりも大きな絶縁耐力を有している。誘電体層 120 は、化学気相成長法 (CVD)、原子層成長法 (ALD)、及びスパッタリングのような物理的気相成長法 (PVD) などの様々な好適な技術によって堆積することができる。誘電体層 120 は、更に、堆積後にアニール処理することができる。一実施形態において、誘電体層 120 は、少なくとも 400 V / μm の絶縁耐力を持っている。このような高い絶縁耐力により、例示的な表 1 に提示した計算上の厚さよりも薄い誘電体層を使用することを可能とすることができる。ALD のような技術を利用して、均一で、共形で、稠密で、かつ / 又はピンホールのない、良好な絶縁耐力を有する誘電体層を堆積することができる。また、複数の層を利用しても、このようなピンホールのない誘電体層 120 を実現することができる。また、異なる誘電材料からなる複数の層を利用して誘電体層 120 を形成することもできる。一実施形態において、下層に位置する導電層 112 は、誘電体層の堆積温度を選択する上での限定要因となることのないように、誘電体層材料の堆積温度よりも高い融解温度を持つプラチナ又は耐熱金属若しくは耐熱金属合金を含んでいる。一実施形態において、誘電体層 120 の堆積後、誘電体層 120 を覆うメッキ (図示せず) を形成することで、特定のスティクション係数をもたらして横方向の摩擦を加え、ピックアップ作業時にマイクロデバイスが転写ヘッドから払い落とされるのを防ぐことができる。このような実施形態において、追加のメッキが接触面として上面 121 を代替し、この面は、本明細書内で説明するアレイの寸法上の要件を保っている。更に、この追加のメッキは、マイクロデバイス転写ヘッドの誘電特性に影響する可能性があり、それによりマイクロデバイス転写ヘッドの操作性に影響

20

30

40

50

する可能性がある。一実施形態において、この追加のメッキの厚さは、グリップ圧力に対して有意な影響を及ぼさないか、ほとんど及ぼさないように、最小限（例えば10nm未満）であることができる。

【0038】

図2は、メサ形構造体104を覆う、任意の不活性化層110を覆って形成された電極116及び電極リード線114の近接等角図である。明瞭性を目的として、上層の誘電体層120は図示しておらず、任意の不活性化層110及びメサ形構造体104は、単一のメサ形構造体/不活性化層104/110として図示している。不活性化層110及び誘電体層120が共に0.5μm厚である例示的な一実施形態において、その上に電極116が形成されているメサ形構造体/不活性化層104/110の上面108/109は、
転写ヘッド100の8μm×8μmの上面を実現するために、約7μm×7μmである。
一実施形態によれば、電極116は、パターン形成の許容誤差内に留まりながらも、メサ形構造体/不活性化層104/110の上面108/109の表面積を、可能な限り最大限覆っている。空きスペースの大きさを最小限にすることにより静電容量が増大し、その結果、マイクロデバイス転写ヘッドによって実現できるグリップ圧力を増加させることができる。図2にはメサ形構造体/不活性化層104/110の上面108/109の上に一定の大きさの空きスペースが図示されているものの、電極116は、上面108/109全体を覆うことができる。電極116はまた、上面108/109よりも僅かに大きくてもよく、メサ形構造体/不活性化層104/110の側壁106/107を部分的に下方に延伸して上面108/109を完全に覆うことを確実にすることができる。メサのアレイは様々に異なるピッチを有することができ、本発明の実施形態は、10μmピッチのメサ形構造体/不活性化層104/110の例示的な7μm×7μmの上面に限定されないことが理解されるべきである。

10

20

【0039】

ここで図3を参照すると、本発明の一実施形態に係る双極マイクロデバイス転写ヘッド100及びヘッドアレイの側面図が提示されている。図示のとおり、双極デバイス転写ヘッド100は、ベース基板102、上面108及び側壁106を含むメサ形構造体104、上面109及び側壁107を含む不活性化層110、メサ形構造体104を覆って形成された1対の電極116A、116B及び電極リード線114A、114B、任意の不活性化層110、並びに1対の電極116A、116Bを覆う誘電体層120を含むことができる。

30

【0040】

図4は、メサ形構造体104を覆う、任意の不活性化層110を覆って形成された電極116A、116B及び電極リード線114A、114Bの近接等角図である。明瞭性を目的として、上層の誘電体層120は図示しておらず、任意の不活性化層110及びメサ形構造体104は、単一のメサ形構造体/不活性化層104/110として図示している。図4は、電極リード線114A、114Bがメサ形構造体/不活性化層104/110の反対側の側壁ではなく単一の側壁に沿って伸びるように図示されている点が、図3とは僅かに異なっている。本発明の実施形態によれば、電極リード線114A、114Bは、任意の好適な側壁に沿って伸びることができる。メサ形構造体/不活性化層104/110の上面108/109が10μmピッチのメサのアレイに対応して約7μm×7μmである例示的な実施形態において、電極は、電極116A、116B間に分離をもたらしたままで、メサ形構造体/不活性化層104/110の上面108/109の表面積の大きさを、可能な限り最大限に覆うことができる。最小離隔距離は、電極からの電界の重畳を回避する一方で表面積を最大化する考慮によってバランスを取ることができる。例えば、電極116A、116Bは0.5μm以下によって分離することができ、最小離隔距離は電極の高さによって限定することができる。一実施形態において、電極は1方向において上面108/109よりも僅かに長く、メサ形構造体/不活性化層104/110の側壁を部分的に下方に延伸して上面108/109を最大限覆うことを確実にしている。メサのアレイは様々に異なるピッチを有することができ、本発明の実施形態は、10μmピッ

40

50

チのメサ形構造体 / 不活性化層 104 / 110 の例示的な $7\mu\text{m} \times 7\mu\text{m}$ の上面に限定されないことが理解されるべきである。

【0041】

ここで図5～図6を参照すると、本発明の実施形態に係る双極マイクロデバイス転写ヘッドの電極116A、116Bの平面図が提示されている。ここまでは、メサ形構造体104を、図5に示すような単一のメサ形構造体として説明してきた。しかし、本発明の実施形態は、これに限定されるものではない。図6に図示した実施形態では、各電極116が、トレンチ105によって分離された別個のメサ形構造体104A、104Bの上に形成されている。任意の不活性化層110（図示せず）は、メサ形構造体104A、104Bの双方を覆うことができる。

10

【0042】

ここで図7を参照すると、本発明の一実施形態に係る別の方法の電極リード線の構成の等角図が提示されている。このような実施形態では、電極リード線114A、114Bはメサ形構造体104の一部分の下を伸び、導電性ビア117A、117Bがメサ形構造体104（及び図示していない、任意の不活性化層110）の中を貫通して電極116A、116Bをそれぞれの電極リード線114A、114Bに接続している。このような実施形態において、電極リード線114A、114Bはメサ形構造体104の形成以前に形成することができ、電極リード線114A、114B及び電極116A、116Bと同じ導電性材料、又は異なる導電性材料で形成することができる。図7では双極電極構造についてビア117A、117Bを図示しているものの、上述のビアはまた、単極電極構造体内

20

【0043】

ここで図8～図10を参照すると、誘電体層を覆い、メサ形構造体のアレイを囲んで導電性接地平面が形成されている、本発明の一実施形態が図示されている。図8は、図4について前述した双極電極の構成を有するマイクロデバイス転写ヘッド100のアレイの等角図である。明瞭性を目的として、任意の下層の不活性化層及び上層の誘電体層は図示していない。ここで、図9～図10を参照すると、導電性接地平面130が、誘電体層120を覆い、メサ形構造体104のアレイを囲んで形成されている。接地平面130の存在は、とりわけ高電圧を印加中に転写ヘッド100間のアーク発生を防止する補助をする。接地平面130は、電極又はビアを形成するために使用する導電性材料と同じ導電性材料、又は異なる導電性材料で形成することができる。また、接地平面130の形成後に誘電体層120に匹敵する質（例えば絶縁耐性）の誘電体層を堆積する必要がないので、接地平面130は、電極を形成するために使用する導電性材料よりも低い融解温度を有する導電性材料で形成することもできる。

30

【0044】

図11は、キャリア基板からマイクロデバイスをピックアップし、転写先基板に転写する、本発明の一実施形態に係る方法を例示するフローチャートである。作業1110において、転写ヘッドは、キャリア基板に接続されているマイクロデバイスの上に配置される。上述の実施形態で説明したように、転写ヘッドは、メサ形構造体、メサ形構造体を覆う電極、及び電極を覆う誘電体層を備えている。したがって、上述の実施形態で説明したように、転写ヘッドは、単極電極又は双極電極の構成、並びにその他任意の構造上の変型を有することができる。次に、作業1120で、マイクロデバイスは、転写ヘッドと接触する。一実施形態において、転写ヘッドの誘電体層120がマイクロデバイスに接触する。別の実施形態において、転写ヘッドは、グリッパ圧力に著しく影響することなく転写ヘッドとマイクロデバイスとを分離する、例えば1nm（0.001 μm ）又は10nm（0.01 μm ）の好適なエアギャップを開けてマイクロデバイスの上に配置される。作業1130において、電極に電圧が印加されることでマイクロデバイスに対してグリッパ圧力が生じ、作業1140において、転写ヘッドがマイクロデバイスをピックアップする。次に、作業1150において、マイクロデバイスが転写先基板上にリリースされる。

40

【0045】

50

図 1 1 では作業 1 1 1 0 ~ 1 1 5 0 が順次図示されているものの、実施形態はこれに限定されるものではなく、追加の作業を実行することもでき、特定の作業を異なる順序で実行することもできることが理解されるべきである。例えば、一実施形態において、マイクロデバイスが転写ヘッドと接触した後、転写ヘッド又はマイクロデバイスの何れかの接触面上に存在する一切の微粒子を取り除くために、転写ヘッドがマイクロデバイスの上面全域に亘って擦られる。別の実施形態では、マイクロデバイスをピックアップする前、又はその過程で、マイクロデバイスをキャリア基板に接続する接着層内で相転移を生じさせる作業が実行される。マイクロデバイスと共に接着層の一部分がピックアップされる場合、後続の加工工程中に接着層の一部分の相を制御する追加作業を実行することができる。

【 0 0 4 6 】

電極に電圧を印加してマイクロデバイスに対してグリップ圧力を生じさせる作業 1 1 3 0 は、様々な順番で実行することができる。例えば、電圧は、マイクロデバイスが転写ヘッドと接触する前に、マイクロデバイスが転写ヘッドと接触する過程で、又はマイクロデバイスが転写ヘッドと接触した後に印加することができる。また、電圧は、接着層に相転移を生じさせる前に、その過程で、又はその後に印加することもできる。

【 0 0 4 7 】

図 1 2 は、本発明の一実施形態に係る、転写ヘッドがマイクロデバイスと接触している状態で双極電極の間に印加されている交流電圧の模式図である。図示のように、電極 1 1 6 A に負の電圧が印加されるある特定の時点に電極 1 1 6 B に正の電圧が印加され、その逆も同様であるように、別個の交流 (A C) 電圧源を各電極リード線 1 1 4 A、1 1 4 B に適用して電極 1 1 6 A、1 1 6 B の対の間に交流電圧を印加することができる。マイクロデバイスを転写ヘッドからリリースすることは、電圧源のスイッチを切る、電極の対の間に掛かる電圧を下げる、A C 電圧の波形を変化させる、及び電圧源を接地するなど、様々な方法で達成することができる。図 1 3 は、本発明の一実施形態に係る、双極電極に印加されている定電圧の模式図である。図示の特定の実施形態では、電極 1 1 6 A に負の電圧が印加されている一方で電極 1 1 6 B には正の電圧が印加されている。図 1 4 は、本発明の一実施形態に係る単極電極に印加されている定電圧の模式図である電極 1 1 6 には単一電圧のみが印加されているので、転写ヘッドが図 1 4 に図示したマイクロデバイスをピックアップした後は、転写ヘッドがマイクロデバイスを保持できる時間は、誘電体層の放電率の関数とすることができる。図 1 4 に図示した転写ヘッドからマイクロデバイスをリリースすることは、電圧源のスイッチを切る、電圧源を接地する、又は定電圧の極性を反転させることにより、達成することができる。

【 0 0 4 8 】

図 1 2 ~ 図 1 4 に図示した特定の実施形態において、マイクロデバイス 2 0 0 は、図 2 7 に図示した例 2 7 0 である。図 1 2 ~ 図 1 4 に図示したマイクロデバイスは、図 2 7 ~ 図 2 9 に図示したマイクロ L E D デバイス構造体、並びに関連する米国特許仮出願第 6 1 / 5 6 1 , 7 0 6 号及び米国特許仮出願第 6 1 / 5 9 4 , 9 1 9 号に記載されているものの何れかであることができる。例えば、マイクロ L E D デバイス 2 0 0 は、マイクロ p - n ダイオード 2 3 5、2 5 0、及びマイクロ p - n ダイオード 2 3 5、2 5 0 と基板 2 0 1 上に形成された接着層 2 1 0 との間の金属被覆層 2 2 0 を含むことができる。一実施形態において、マイクロ p - n ダイオード 2 5 0 は、上部 n ドープ層 2 1 4、1 つ以上の量子井戸層 2 1 6、及び下部 p ドープ層 2 1 8 を含んでいる。マイクロ p - n ダイオードは、直立の側壁又はテーパ形状の側壁を有するように製造することができる。特定の実施形態において、マイクロ p - n ダイオード 2 5 0 は、外向きに (上部から底部へ) テーパ形状の側壁 2 5 3 を有している。特定の実施形態において、マイクロ p - n ダイオード 2 3 5 は、内向きに (上部から底部へ) テーパ形状の側壁 2 5 3 を有している。金属被覆層 2 2 0 は、1 つ以上の層を含むことができる。例えば、金属被覆層 2 2 0 は、電極層、及び電極層と接着層との間のバリア層を含むことができる。マイクロ p - n ダイオード及び金属被覆層は各々、上面、底面、及び側壁を有することができる。一実施形態において、マイクロ p - n ダイオード 2 5 0 の底面 2 5 1 は、マイクロ p - n ダイオードの上面 2 5 2

10

20

30

40

50

よりも広く、側壁 253 は上部から底部へと外向きにテーパ形状である。マイクロ p - n ダイオード 235 の上面は、p - n ダイオードの底面よりも広くてもよく、又はほぼ同じ幅であってもよい。一実施形態において、マイクロ p - n ダイオード 250 の底面 251 は、金属被覆層 220 の上面 221 よりも広い。マイクロ p - n ダイオードの底面は、金属被覆層の上面よりも広くてもよく、又は金属被覆層の上面とほぼ同じ幅であってもよい。

【0049】

必要に応じて、マイクロ p - n ダイオード 235、250 及びその他の露出面を覆って共形誘電体バリア層 260 を形成することができる。共形誘電体バリア層 260 は、バリア層がその上に形成されるトポグラフィの外形を共形誘電体バリア層 260 が形成するように、マイクロ p - n ダイオード 235、250、金属被覆層 220、及び必要に応じて接着層 210 よりも薄くすることができる。一実施形態において、マイクロ p - n ダイオード 235、250 は、 $3\mu\text{m}$ のように数マイクロメートルの厚さで、金属被覆層 220 は $0.1\mu\text{m} \sim 2\mu\text{m}$ 厚、及び接着層 210 は $0.1\mu\text{m} \sim 2\mu\text{m}$ 厚である。一実施形態において、共形誘電体バリア層 260 は、約 $50 \sim 600$ オングストローム厚の酸化アルミニウム (Al_2O_3) である。共形誘電体バリア層 260 は、原子層成長法 (ALD) などの、かつこれに限定されない様々な好適な技術によって堆積させることができる。共形誘電体バリア層 260 は、ピックアップ工程中に隣接したマイクロ p - n ダイオード間にアークを発生させる帯電を防止することができるので、ピックアップ工程中に隣接するマイクロ p - n ダイオードが互にくっつくことを防止することができる。また、共形誘電体バリア層 260 は、マイクロ p - n ダイオードの完全性に影響を及ぼす可能性のある混入物からマイクロ p - n ダイオードの側壁 253、量子井戸層 216、及び底面 251 を保護することもできる。例えば、共形誘電体バリア層 260 は、マイクロ p - n ダイオード 250 の側壁及び量子層 216 に対する接着層材料 210 のウィッキングの物理的な障壁として機能することができる。共形誘電体バリア層 260 はまた、マイクロ p - n ダイオード 250 が転写先基板上に定置された後にこれを絶縁することができる。一実施形態において、共形誘電体バリア層 260 は、マイクロ p - n ダイオードの側壁 253 にまで広がり、マイクロ p - n ダイオード内の量子井戸層 216 を覆うことができる。共形誘電体バリア層はまた、マイクロ p - n ダイオードの底面 251 にまで部分的に広がることができ、更には金属被覆層 220 の側壁にまで広がることができる。実施形態によっては、共形誘電体バリア層はまた、パターン形成された接着層 210 の側壁にまで広がっている。共形誘電体バリア層 260 内に接触開口部 262 を形成してマイクロ p - n ダイオードの上面 252 を露出させることができる。

【0050】

図 27 を参照すると、接触開口部 262 は、マイクロ p - n ダイオードの上面 252 よりも狭い幅を有することができる。共形誘電体バリア層 260 は、マイクロ p - n ダイオードの上面 252 の縁部の周りにリップを形成している。図 28 を参照すると、接触開口部 262 はマイクロ p - n ダイオードの上面よりも僅かに広い幅を有することができる。このような実施形態において、共形誘電体バリア層 260 が量子井戸層 216 を覆って絶縁する一方で、接触開口部 262 は、マイクロ p - n ダイオードの上面 252 及びマイクロ p - n ダイオードの側壁 253 の上部部分を露出させている。図 29 を参照すると、共形誘電体バリア層 260 は、マイクロ p - n ダイオードの上面とほぼ同じ幅を有することができる。共形誘電体バリア層 260 はまた、図 27 ~ 29 に図示したマイクロ p - n ダイオードの底面 251 に沿って広げることができる。

【0051】

一実施形態において、共形誘電体バリア層 260 は、結合ヘッドの誘電体層 120 と同じ材料で形成されている。また、特定のマイクロ LED デバイスの構造次第では、共形誘電体バリア層 260 は、接着層 210 の側壁並びにキャリア基板、及びポストが存在する場合にはポストにまで広げることができる。接着層 210 は、特定の加工及び取扱い作業の間にはマイクロ LED デバイス 200 をキャリア基板 201 上に維持でき、相転移を経

ると、ピックアップ作業中にマイクロLEDデバイス200をその上に維持できると共にその上から容易にリリースできる媒質を提供できる材料から形成することができる。例えば、接着層は、ピックアップ作業前又は作業中に接着層が固体状態から液体状態へと相転移を経るように、再溶融可能又は再流動化可能とすることができる。液体状態では、接着層はキャリア基板上にマイクロLEDデバイスを保持すると共に、マイクロLEDデバイス200を容易にリリースできる媒質も提供する。一実施形態において、接着層210は、約350 未満、より具体的には約200 未満の液相線温度又は融解温度を有する。このような温度では、接着層は、マイクロLEDデバイスの他の構成要素に著しい影響を及ぼさずに相転移を経ることができる。例えば、接着層は、除去可能な金属若しくは金属合金、又は熱可塑性ポリマーで形成することができる。例えば、接着層は、インジウム、スズ、又はポリエチレン若しくはポリプロピレンのような熱可塑性ポリマーを含むことができる。例えば、接着層が温度の変化に応答して固体から液体への相転移を経る場合、ピックアップ作業時に接着層の一部分がマイクロLEDデバイスの上に残ってもよい。このような実施形態において、後続の工程で転写先基板に転写されたときにマイクロLEDデバイスに悪影響を及ぼさないように、接着層は導電性材料で形成されることが有益である可能性がある。この場合、転写中にマイクロLEDデバイス上に残る導電性接着層の一部分は、転写先基板上の導体パッドにマイクロLEDデバイスを接着させる補助をすることができる。ある特定の実施形態において、接着層は、156 . 7 の融解温度を有するインジウムで形成することができる。接着層は、基板201全体に亘って横方向に連続していてもよく、又は横方向の別個の場所に形成することもできる。例えば、接着層の横方向の別個の場所は、マイクロp - nダイオード若しくは金属被覆層の底面よりも狭い幅又はこれとほぼ同じ幅を有することができる。実施形態によっては、マイクロp - nダイオードは、必要に応じて基板上のポスト202の上に形成することができる。

10

20

【0052】

はんだの多くは一般的に固体状態において延性な材料であり、半導体表面及び金属表面に対して良好な濡れを呈するので、接着層210の材料には、はんだが好適であり得る。一般的な合金は単一温度ではなくある温度範囲に亘って融解する。したがって、はんだ合金は、多くの場合、合金が液体の状態に留まる最低温度に対応する液相線温度、及び合金が固体の状態に留まる最高温度に対応する固相線温度によって特徴付けられる。本発明の実施形態に利用できる例示的な低融点はんだ材料のリストを表2に提示する。

30

【表 2】

化学組成	液相線温度 (℃)	固相線温度 (℃)
1 0 0 I n	1 5 6 . 7	1 5 6 . 7
6 6 . 3 I n 3 3 . 7 B i	7 2	7 2
5 1 I n 3 2 . 5 B i 1 6 . 5 S n	6 0	6 0
5 7 B i 2 6 I n 1 7 S n	7 9	7 9
5 4 . 0 2 B i 2 9 . 6 8 I n 1 6 . 3 S n	8 1	8 1
6 7 B i 3 3 I n	1 0 9	1 0 9
5 0 I n 5 0 S n	1 2 5	1 1 8
5 2 S n 4 8 I n	1 3 1	1 1 8
5 8 B i 4 2 S n	1 3 8	1 3 8
9 7 I n 3 A g	1 4 3	1 4 3
5 8 S n 4 2 I n	1 4 5	1 1 8
9 9 . 3 I n 0 . 7 G a	1 5 0	1 5 0
9 5 I n 5 B i	1 5 0	1 2 5
9 9 . 4 I n 0 . 6 G a	1 5 2	1 5 2
9 9 . 6 I n 0 . 4 G a	1 5 3	1 5 3
9 9 . 5 I n 0 . 5 G a	1 5 4	1 5 4
6 0 S n 4 0 B i	1 7 0	1 3 8
1 0 0 S n	2 3 2	2 3 2
9 5 S n 5 S b	2 4 0	2 3 5

10

20

【 0 0 5 3 】

本発明の実施形態に利用できる例示的な熱可塑性ポリマーのリストを表 3 に提示する。

【表 3】

ポリマー	融解温度 (℃)
アクリル (PMMA)	1 3 0 ~ 1 4 0
ポリオキシメチレン (POM又はアセタール)	1 6 6
ポリブチレンテレフタレート (PBT)	1 6 0
ポリカプロラクトン (PCL)	6 2
ポリエチレンテレフタレート (PET)	2 6 0
ポリカーボネート (PC)	2 6 7
ポリエステル	2 6 0
ポリエチレン (PE)	1 0 5 ~ 1 3 0
ポリエーテルエーテルケトン (PEEK)	3 4 3
ポリ乳酸 (PLA)	5 0 ~ 8 0
ポリプロピレン (PP)	1 6 0
ポリスチレン (PS)	2 4 0
ポリ塩化ビニリデン (PVDC)	1 8 5

30

40

【 0 0 5 4 】

図 1 5 は、キャリア基板からマイクロデバイスをピックアップし、転写先基板に転写する、本発明の一実施形態に係る方法を例示するフローチャートである。作業 1 5 1 0 において、転写ヘッドは、接着層によってキャリア基板に接続されたマイクロデバイスの上に配置される。転写ヘッドは、本明細書内で説明する任意の転写ヘッドであってよい。マイクロデバイスは、図 2 7 ~ 図 2 9 に図示したマイクロ LED デバイス構造体、並びに関連した米国特許仮出願第 6 1 / 5 6 1 / 7 0 6 号及び米国特許仮出願第 6 1 / 5 9 4 , 9 1 9 号に記載されたもののうちの何れかであってよい。次に、作業 1 5 2 0 で、マイクロデバイスは、転写ヘッドと接触する。一実施形態において、転写ヘッドの誘電体層 1 2 0

50

がマイクロデバイスと接触する。別の実施形態において、転写ヘッドは、グリップ圧力に著しく影響することなく転写ヘッドとマイクロデバイスとを分離する、例えば 1 nm ($0.001\text{ }\mu\text{m}$) 又は 10 nm ($0.01\text{ }\mu\text{m}$) の好適なエアギャップを開けてマイクロデバイスの上に配置される。作業 1525 において、接着層 210 内で固体状態から液体状態への相転移を生じさせる作業が実行される。例えば、作業には、In 接着層を 156.7 の融解温度以上で加熱する工程を含むことができる。別の実施形態では、作業 1525 は、作業 1520 の前に実行することができる。作業 1530 において、電極に電圧が印加されてマイクロデバイスに対するグリップ圧力が生じ、作業 1540 において、マイクロデバイス及び接着層 210 のかなりの部分が転写ヘッドによってピックアップされる。例えば、接着層 210 のほぼ半分をマイクロデバイスと共にピックアップすることができる。別の実施形態では、接着層 210 は一切、転写ヘッドによってピックアップされない。作業 1545 において、マイクロデバイス及び接着層 210 の部分が転写先基板と接触する。次に、作業 1550 において、マイクロデバイス及び接着層 210 の部分が転写先基板上にリリースされる。マイクロデバイス及び接着層 210 の部分の、ピックアップ時、転写時、転写先基板との接触時、並びに転写先基板上でのリリース時に、接着層の部分の相を制御するための様々な作業を行うことができる。例えば、マイクロデバイスと共にピックアップされる接着層の部分は、接触作業 1545 の間及びリリース作業 1550 の間に液体状態を維持することができる。別の実施形態において、接着層の部分は、ピックアップされた後に固相にまで冷却させることができる。例えば、接着層の部分は、接触作業 1545 の間に固相であることができ、リリース作業 1550 の前又はその過程で再び液体状態に融解することができる。本発明の実施形態によれば、様々な温度サイクル及び物質相サイクルを実行することができる。

10

20

【0055】

図 16 は、キャリア基板からマイクロデバイスのアレイをピックアップし、少なくとも 1 つの転写先基板に転写する、本発明の一実施形態に係る方法を例示するフローチャートである。作業 1610 において、各転写ヘッドがメサ形構造体メサ形構造体を覆う電極、及び電極を覆う誘電体層を有する、転写ヘッドのアレイが、マイクロデバイスのアレイの上方に配置される。作業 1620 において、マイクロデバイスのアレイが、転写ヘッドのアレイと接触する。別の実施形態において、転写ヘッドのアレイは、グリップ圧力に著しく影響することなく転写ヘッドのアレイとマイクロデバイスのアレイとを分離する、例えば 1 nm ($0.001\text{ }\mu\text{m}$) 又は 10 nm ($0.01\text{ }\mu\text{m}$) の好適なエアギャップを開けてマイクロデバイスのアレイの上方に配置される。図 17 は、マイクロ LED デバイス 200 のアレイと接触している、本発明の一実施形態に係るマイクロデバイス転写ヘッド 100 のアレイの側面図である。図 17 に図示したように、転写ヘッド 100 のアレイのピッチ (P) は、マイクロ LED デバイス 200 のピッチと一致し、転写ヘッドのアレイのピッチ (P) は、転写ヘッド間の間隔 (S) と転写ヘッドの幅 (W) との合計である。

30

【0056】

一実施形態において、マイクロ LED デバイス 200 のアレイは $10\text{ }\mu\text{m}$ のピッチを有し、各マイクロ LED デバイスは、 $2\text{ }\mu\text{m}$ の間隔及び最大 $8\text{ }\mu\text{m}$ の幅を有する。ある例示的な実施形態において、直立した側壁を有するマイクロ p-n ダイオード 250 を想定すると、各マイクロ LED デバイス 200 の上面は、約 $8\text{ }\mu\text{m}$ の幅を有する。このような例示的な実施形態において、これに対応する転写ヘッド 100 の上面 121 の幅は、隣接したマイクロ LED デバイスとの不慮の接触を回避するために、約 $8\text{ }\mu\text{m}$ 以下である。別の実施形態において、マイクロ LED デバイス 200 のアレイは $5\text{ }\mu\text{m}$ のピッチを有することができる、各マイクロ LED デバイスは、 $2\text{ }\mu\text{m}$ の間隔及び最大 $3\text{ }\mu\text{m}$ の幅を有することができる。ある例示的な実施形態において、各マイクロ LED デバイス 200 の上面は、約 $3\text{ }\mu\text{m}$ の幅を有する。このような例示的な実施形態において、これに対応する転写ヘッド 100 の上面 121 の幅は、隣接したマイクロ LED デバイス 200 との不慮の接触を回避するために、約 $3\text{ }\mu\text{m}$ 以下である。しかしながら、本発明の実施形態は、これらの特定の寸法に限定されるものではなく、任意の好適な寸法であることができる。

40

50

【0057】

図18は、マイクロLEDデバイス200のアレイと接触している、本発明の一実施形態に係るマイクロデバイス転写ヘッドのアレイの側面図である。図18に図示した実施形態において、転写ヘッドのピッチ(P)は、マイクロデバイスのアレイのピッチの整数倍である。図示した特定の実施形態において、転写ヘッドのピッチ(P)は、マイクロLEDデバイスのアレイのピッチの3倍である。このような実施形態において、転写ヘッドがより大きなピッチを有することにより、転写ヘッド間のアーク発生を防止することができる。

【0058】

再び図16を参照すると、作業1630において、転写ヘッド100のアレイの一部に選択的に電圧が印加される。このように、各転写ヘッド100は、個別に操作することができる。作業1640において、転写ヘッドのアレイのうちの電圧が選択的に印加された部分によって、マイクロデバイスのアレイのうちのこれに対応する部分がピックアップされる。一実施形態において、転写ヘッドのアレイの一部に選択的に電圧を印加するということは、転写ヘッドのアレイ内の全ての転写ヘッドに電圧を印加することを意味する。図19は、本発明の一実施形態に係る、マイクロLEDデバイス200のアレイをピックアップするマイクロデバイス転写ヘッドのアレイ内の全ての転写ヘッドの側面図である。別の実施形態では、転写ヘッドのアレイの一部に選択的に電圧を印加するということは、転写ヘッドのアレイ内の全てよりも少ない数の転写ヘッド(例えば、転写ヘッドの部分集合)に電圧を印加することを意味する。図20は、本発明の一実施形態に係るマイクロLEDデバイス200のアレイの一部をピックアップするマイクロデバイス転写ヘッドのアレイの部分集合の側面図である。図19～図20に図示した特定の実施形態において、ピックアップ作業は、マイクロLEDデバイス200のマイクロp-nダイオード250、金属被覆層220、及び共形誘電体バリア層260の一部をピックアップする工程を含む。図19～図20に図示した特定の実施形態において、ピックアップ作業は、接着層210のかなりの部分をピックアップする工程を含む。結果的に、図16～図22について説明した実施形態の何れもまた、図15について説明したとおりの接着層210の部分の温度を制御する工程を伴うことができる。例えば、図16～図22について説明した実施形態は、マイクロデバイスのアレイをピックアップする前に、マイクロデバイスのアレイをキャリア基板201に接続する接着層の複数の場所で固体状態から液体状態への相転移を生じさせる作業を実行する工程を含むことができる。一実施形態において、接着層の複数の場所は、同一の接着層の領域であってもよい。一実施形態において、接着層の複数の場所は、接着層の横方向の別個の場所であってもよい。

【0059】

次に、作業1650において、マイクロデバイスのアレイの部分が、少なくとも1つの転写先基板上にリリースされる。したがって、マイクロLEDのアレイを全て単一の転写先基板上にリリースすることもでき、又は複数の基板上に選択的にリリースすることもできる。例えば、転写先基板は、ディスプレイ基板、照明基板、トランジスタ若しくはICのような機能デバイスを有する基板、又は金属再配線を有する基板であることができるが、これらに限定されるものではない。リリースは、図12～図14について説明した方法の何れかによって印加電圧に作用することによって達成することができる。

【0060】

図21は、複数の駆動回路の接触子310を含む転写先基板301の上方に、対応するマイクロLEDデバイス200のアレイを保持するマイクロデバイス転写ヘッドのアレイの側面図である。次に、マイクロLEDデバイス200のアレイを転写先基板と接触させ、次に選択的にリリースすることができる。図22は、駆動回路の接触子310の上から転写先基板301上に選択的にリリースされた、本発明の一実施形態に係る単一のマイクロLEDデバイス200の側面図である。別の実施形態では、1つより多くのマイクロLEDデバイス200がリリースされ、又はマイクロLEDデバイス200のアレイ全体がリリースされる。

10

20

30

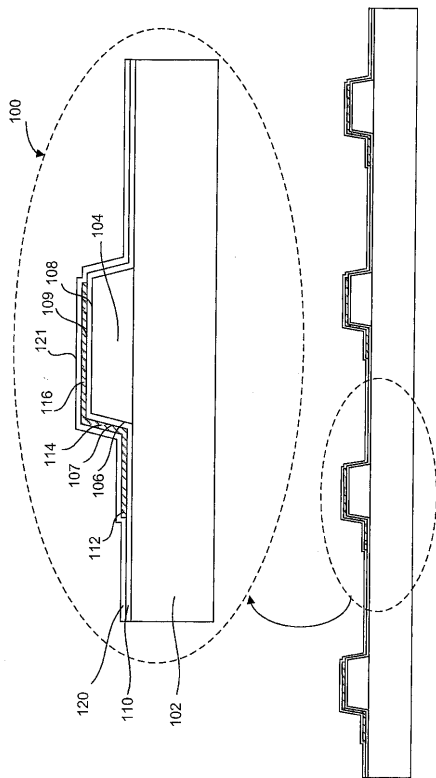
40

50

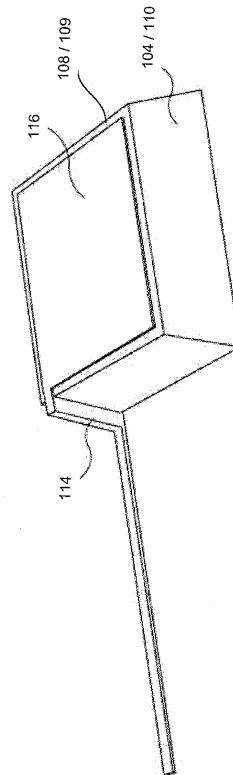
【 0 0 6 1 】

本発明の様々な態様を利用するに当たって、マイクロデバイス転写ヘッド及びヘッドアレイを形成するため、並びにマイクロデバイス及びマイクロデバイスアレイを転写するために、上述の実施形態を組み合わせ、又は変型することが可能であることが、当業者にとっては明白となるであろう。本発明は、構造的機構及び／又は方法論的な行為に特有の言語で説明されているものの、添付の請求項に定義される発明は、必ずしも記載の特定の機構又は行為に限定されるものではないことが理解されるべきである。むしろ、記載の特定の機構及び行為は、本発明を例示する上で有用な、請求の発明の特に上手な実施であるとして理解されるべきである。

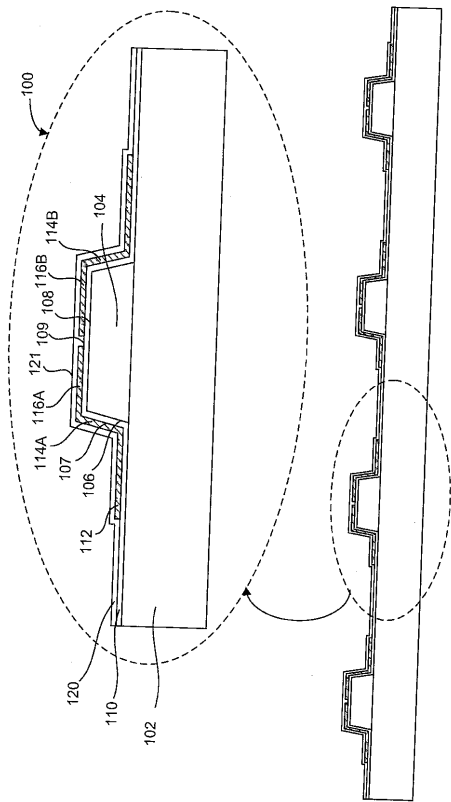
【 図 1 】



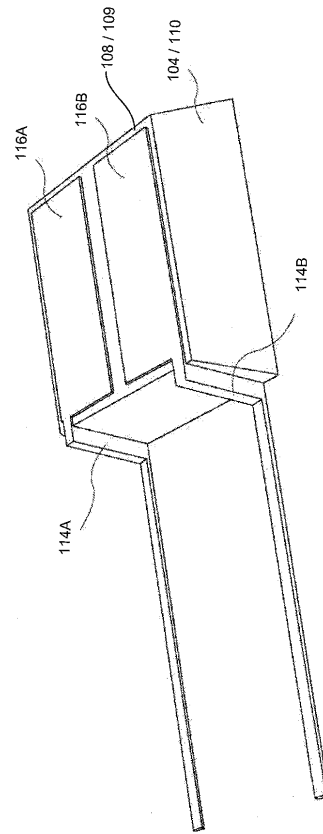
【 図 2 】



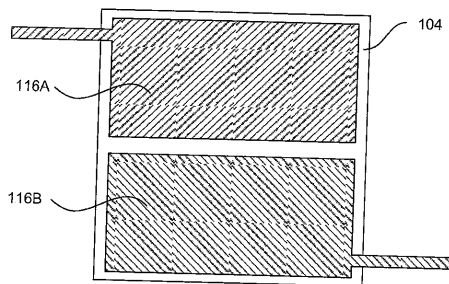
【図 3】



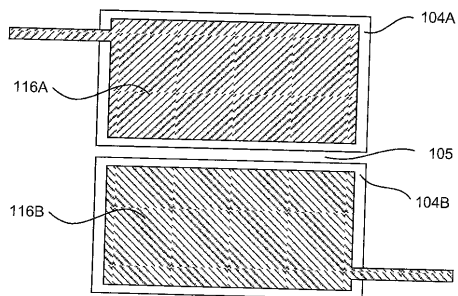
【図 4】



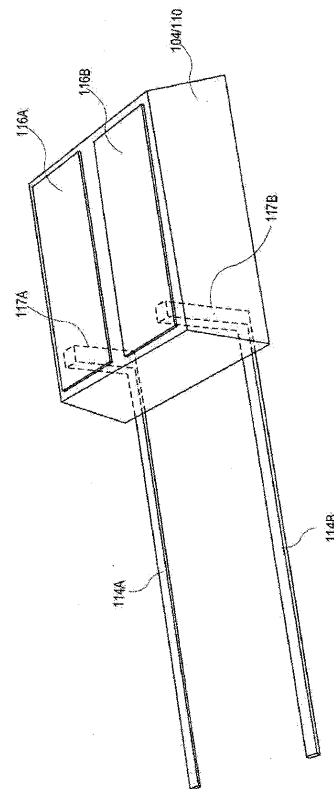
【図 5】



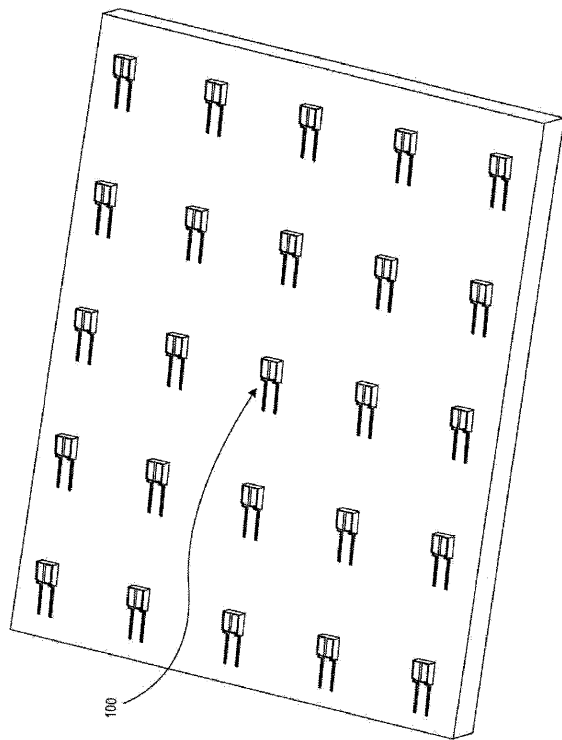
【図 6】



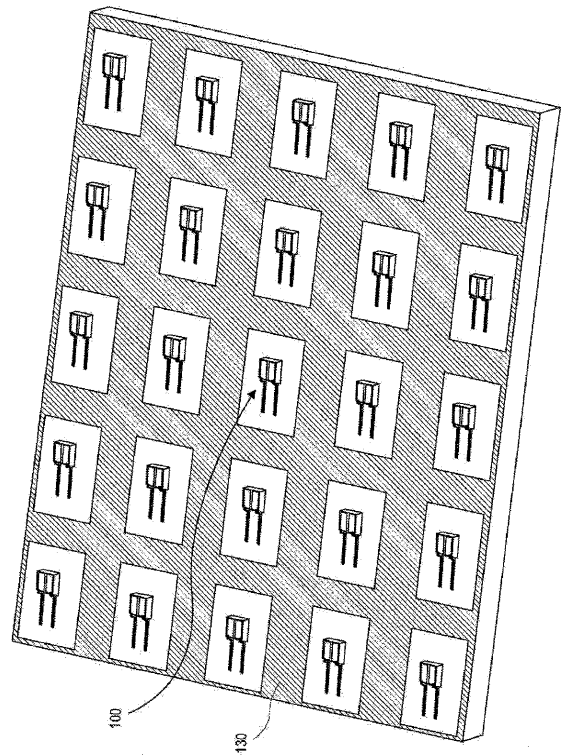
【図 7】



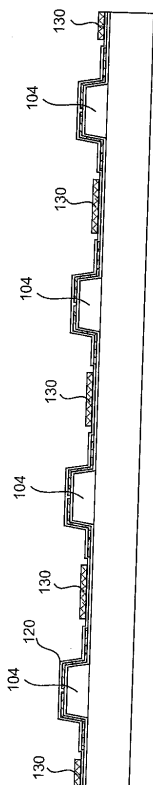
【図 8】



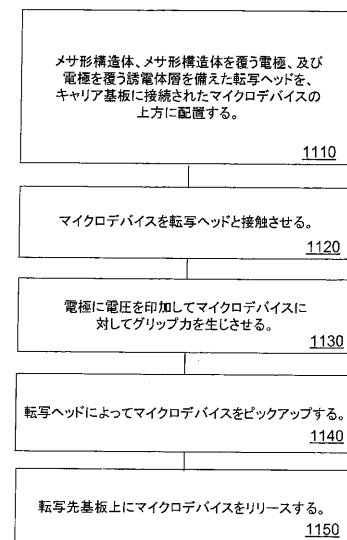
【図 9】



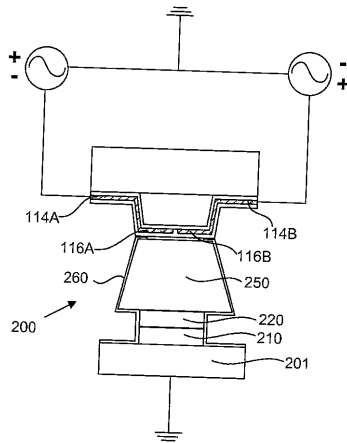
【図 10】



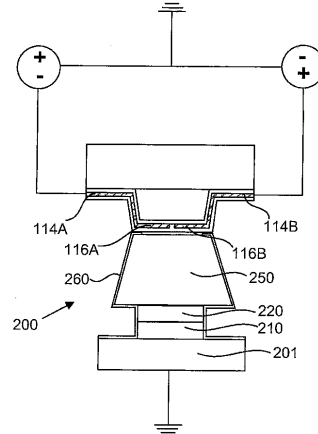
【図 11】



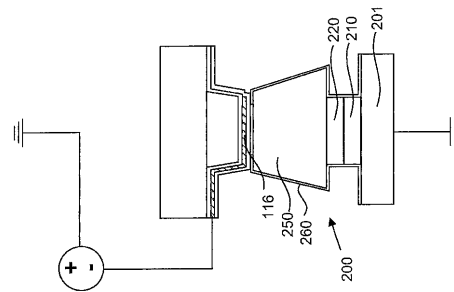
【図 1 2】



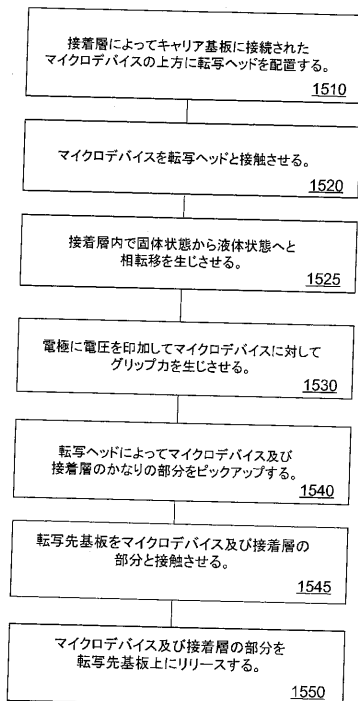
【図 1 3】



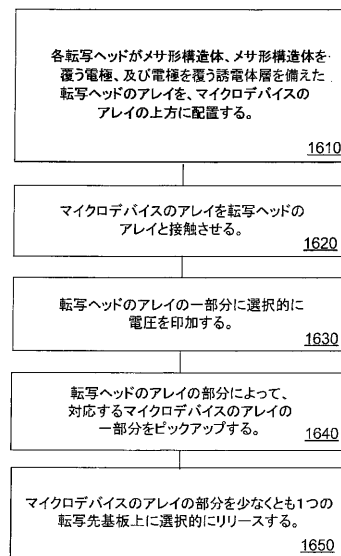
【図 1 4】



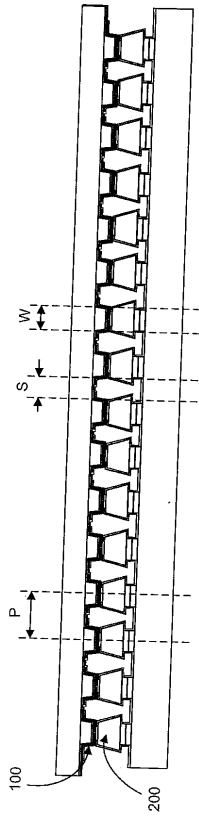
【図 1 5】



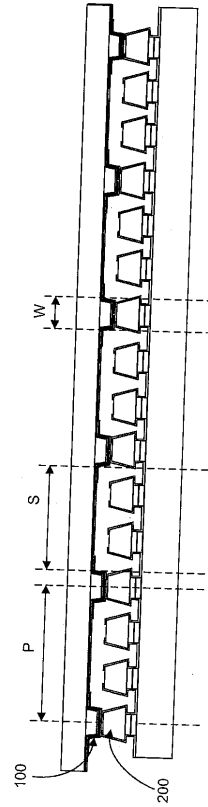
【図 1 6】



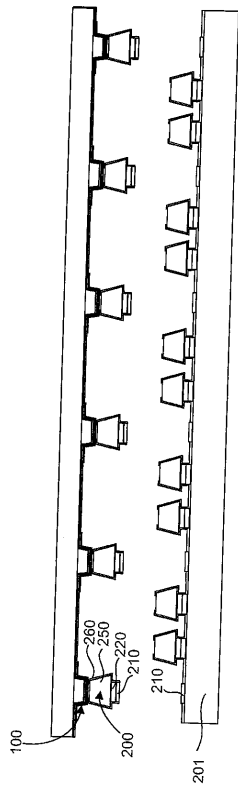
【図 17】



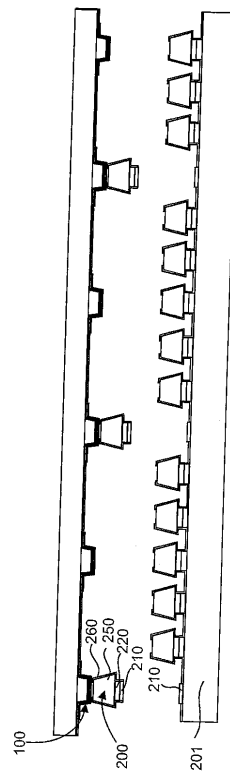
【図 18】



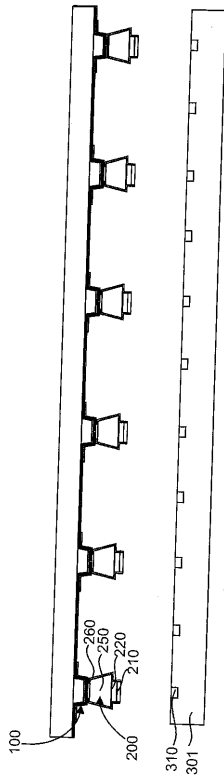
【図 19】



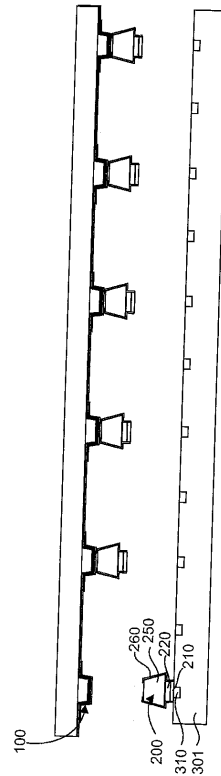
【図 20】



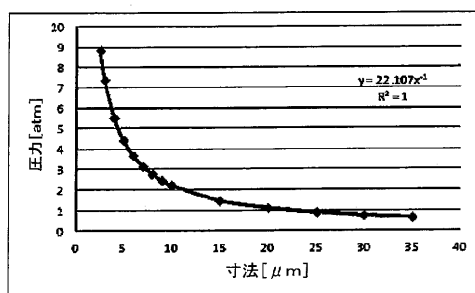
【図 2 1】



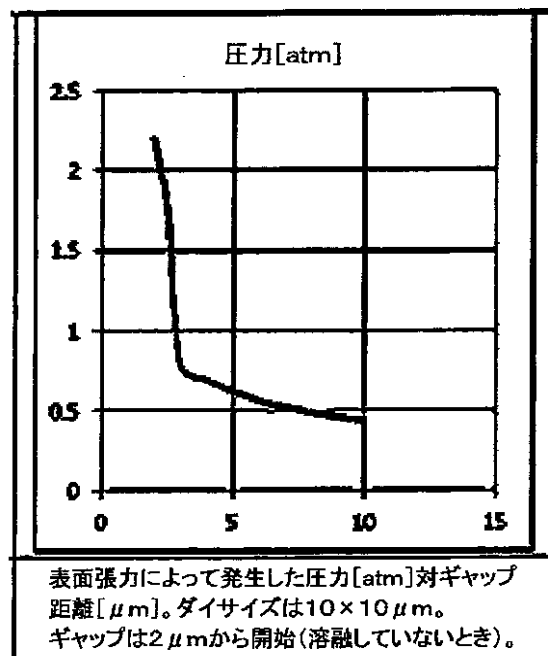
【図 2 2】



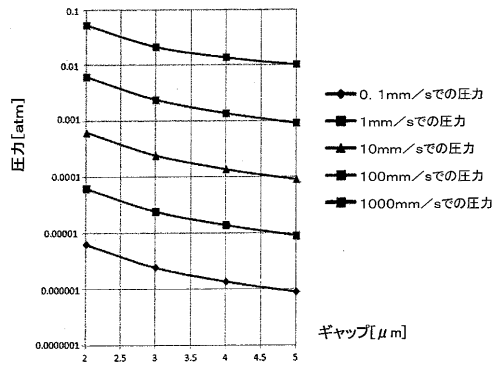
【図 2 3】



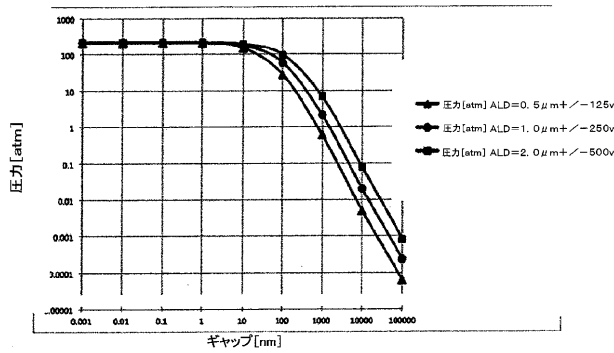
【図 2 4】



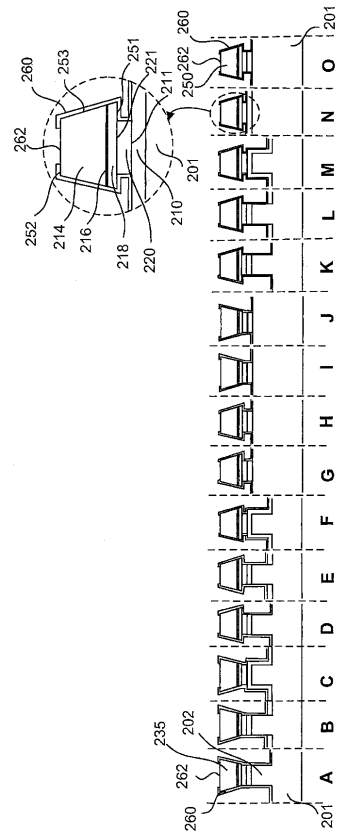
【図 25】



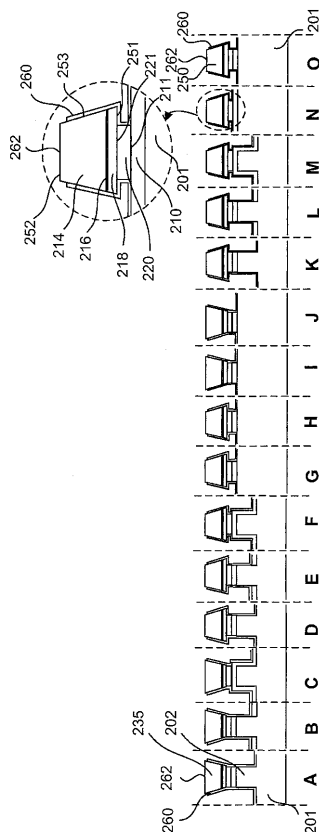
【図 26】



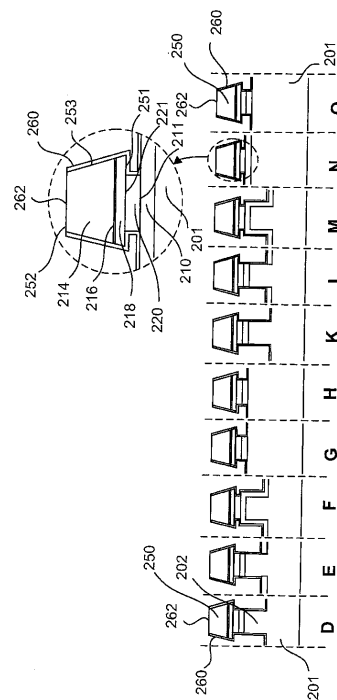
【図 27】



【図 28】



【図 29】



【手続補正書】

【提出日】平成28年8月31日(2016.8.31)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

バイポーラ転写ヘッドであって、

ベース基板と、

前記ベース基板から突き出た一对のメサ形構造体であって、トレンチによって分離され、各メサ形構造体が上面を含む、メサ形構造体と、

前記一对のメサ形構造体の前記上面を覆う誘電体層と、

前記バイポーラ転写ヘッドの上部接触面と、を備える、バイポーラ転写ヘッド。

【請求項 2】

前記上部接触面は、前記誘電体層の上面である、請求項 1 に記載のバイポーラ転写ヘッド。

【請求項 3】

前記一对のメサ形構造体は、前記ベース基板と一体的に形成されている、請求項 1 に記載のバイポーラ転写ヘッド。

【請求項 4】

前記一对のメサ形構造体は、前記ベース基板とは異なる材料で形成されている、請求項 1 に記載のバイポーラ転写ヘッド。

【請求項 5】

前記誘電体層は、酸化シリコン、酸化アルミニウム、及び酸化タンタルからなる群から選択された材料を含む、請求項 1 に記載のバイポーラ転写ヘッド。

【請求項 6】

前記誘電体層は、0.5 ミクロン～2.0 ミクロンの厚さを有する、請求項 1 に記載のバイポーラ転写ヘッド。

【請求項 7】

前記上部接触面は、 $x-y$ 寸法を有し、 x 寸法及び y 寸法のそれぞれは、1～100 ミクロンである、請求項 1 に記載のバイポーラ転写ヘッド。

【請求項 8】

各メサ形構造体は、 $x-y$ 次元の長方形の上面を有する、請求項 7 に記載のバイポーラ転写ヘッド。

【請求項 9】

前記上部接触面は、 $x-y$ 次元の正方形を有する、請求項 8 に記載のバイポーラ転写ヘッド。

【請求項 10】

前記ベース基板及び前記一对のメサ形構造体は、シリコンを含む、請求項 3 に記載のバイポーラ転写ヘッド。

【請求項 11】

ベース基板と、

バイポーラ転写ヘッドのアレイであって、各バイポーラ転写ヘッドが前記ベース基板から突き出た一对のメサ形構造体を含み、前記一对のメサ形構造体がトレンチによって分離され、各メサ形構造体が上面を含む、バイポーラ転写ヘッドのアレイと、

前記バイポーラ転写ヘッドのアレイのために前記一对のメサ形構造体の前記上面を覆う誘電体層と、を備え、

前記バイポーラ転写ヘッドは、それぞれ上部接触面を含む、バイポーラ転写ヘッドアレ

イ。

【請求項 1 2】

前記誘電体層の上面は、各バイポーラ転写ヘッドのための前記上部接触面である、請求項 1 1 に記載のバイポーラ転写ヘッドアレイ。

【請求項 1 3】

前記一対のメサ形構造体のそれぞれは、前記ベース基板と一体的に形成されている、請求項 1 1 に記載のバイポーラ転写ヘッドアレイ。

【請求項 1 4】

前記一対のメサ形構造体のそれぞれは、前記ベース基板とは異なる材料で形成されている、請求項 1 1 に記載のバイポーラ転写ヘッドアレイ。

【請求項 1 5】

前記誘電体層は、酸化シリコン、酸化アルミニウム、及び酸化タンタルからなる群から選択された材料を含む、請求項 1 1 に記載のバイポーラ転写ヘッドアレイ。

【請求項 1 6】

前記誘電体層は、0.5 ミクロン～2.0 ミクロンの厚さを有する、請求項 1 1 に記載のバイポーラ転写ヘッドアレイ。

【請求項 1 7】

各バイポーラ転写ヘッドのための前記上部接触面は、 $x - y$ 寸法を有し、 x 寸法及び y 寸法のそれぞれは、1～100 ミクロンである、請求項 1 1 に記載のバイポーラ転写ヘッドアレイ。

【請求項 1 8】

各メサ形構造体は、 $x - y$ 次元の長方形の上面を有する、請求項 1 7 に記載のバイポーラ転写ヘッドアレイ。

【請求項 1 9】

前記上部接触面は、 $x - y$ 次元の正方形を有する、請求項 1 8 に記載のバイポーラ転写ヘッドアレイ。

【請求項 2 0】

前記ベース基板及び前記一対のメサ形構造体は、シリコンを含む、請求項 1 3 に記載のバイポーラ転写ヘッドアレイ。

フロントページの続き

(31)優先権主張番号 13/372,277
(32)優先日 平成24年2月13日(2012.2.13)
(33)優先権主張国 米国(US)
(31)優先権主張番号 13/372,292
(32)優先日 平成24年2月13日(2012.2.13)
(33)優先権主張国 米国(US)
(31)優先権主張番号 13/372,310
(32)優先日 平成24年2月13日(2012.2.13)
(33)優先権主張国 米国(US)

(72)発明者 ビブル アンドレアス
アメリカ合衆国 カリフォルニア州 9 5 0 5 4 サンタ クララ ワイヤット ドライブ 1 7
0 5
(72)発明者 ヒギンソン ジョン エイ
アメリカ合衆国 カリフォルニア州 9 5 0 5 4 サンタ クララ ワイヤット ドライブ 1 7
0 5
(72)発明者 ロー フン - ファイ スティーブン
アメリカ合衆国 カリフォルニア州 9 5 0 5 4 サンタ クララ ワイヤット ドライブ 1 7
0 5
(72)発明者 フー シン - ファ
アメリカ合衆国 カリフォルニア州 9 5 0 5 4 サンタ クララ ワイヤット ドライブ 1 7
0 5

F ターム(参考) 3C081 AA17 BA72 CA32
5F044 PP16
5F131 AA04 AA40 BA51 CA67 EA10 EA23 EB14 EB17 EB18 EB63
EB67 EB78

专利名称(译)	MICRO DEVICE TRANSFER HEAD		
公开(公告)号	JP2017022391A	公开(公告)日	2017-01-26
申请号	JP2016169199	申请日	2016-08-31
[标]申请(专利权)人(译)	苹果公司		
申请(专利权)人(译)	苹果公司		
[标]发明人	ビブルアンドレアス ヒギンソンジョンエイ ローフンファイスティーブン フーシンファ		
发明人	ビブル アンドレアス ヒギンソン ジョン エイ ロー フン-ファイ スティーブン フー シン-ファ		
IPC分类号	H01L21/60 H01L21/683 B81C3/00		
CPC分类号	B32B37/025 B32B37/06 B32B2457/20 H01L21/67144 H01L24/83 H01L24/97 H01L2224/83005 H01L2224/97 H01L2924/12041 H01L2924/1461 H01L2924/15153 H01L21/6833 H01L24/75 H01L24/95 H01L2224/75725 H01L2224/7598 H01L2924/10253 H01L2924/10329 H01L2924/1421 H01L2924/1431 H01L2924/1434 Y10T156/1153 Y10T156/1707 Y10T156/1744 Y10T156/1749 Y10T156/1776 H01L2224 /83 H01L2924/00		
FI分类号	H01L21/60.311.T H01L21/68.R B81C3/00		
F-TERM分类号	3C081/AA17 3C081/BA72 3C081/CA32 5F044/PP16 5F131/AA04 5F131/AA40 5F131/BA51 5F131 /CA67 5F131/EA10 5F131/EA23 5F131/EB14 5F131/EB17 5F131/EB18 5F131/EB63 5F131/EB67 5F131/EB78		
代理人(译)	西岛隆义 田中真一郎 岩崎良信		
优先权	61/561706 2011-11-18 US 61/594919 2012-02-03 US 61/597109 2012-02-09 US 13/372277 2012-02-13 US 13/372292 2012-02-13 US 13/372310 2012-02-13 US		
其他公开文献	JP6196717B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供微型器件转移头和将一个或多个微型器件转移到转移目标基板的方法。解决方案：公开了一种微型器件转移头和头部阵列。在一个实施例中，微器件转移头可包括基础衬底，包括侧壁的台面型结构，通过覆盖台面型结构形成的电极，以及覆盖电极的介电层。将电压施加到微器件转移头和头部阵列，从载体基板拾取微器件，并且可以将微器件释放到转移目标基板上。图1：图1

